บทที่ 7
วงจรมัลติไวเบรเตอร์
MULTIVIBRATOR CIRCUIT

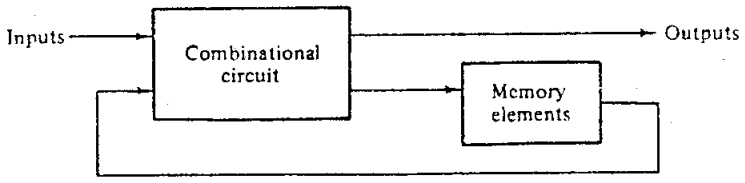
วัตถุประสงค์

เมื่อศึกษาจบบทนี้แล้ว นักศึกษาสามารถ

1. อธิบายความหมายของวงจรมัลติไวเบรเตอร์ได้
2. บอกได้ว่ามัลติไวเบรเตอร์มีกี่ชนิด อะไรบ้าง อธิบายแต่ละชนิดได้
3. อธิบายฟลิบฟลอบชนิดต่าง ๆ ได้
4. เขียนตารางความจริง และหาสมการสถานะอนาคตของฟลิบฟลอบต่าง ๆ ได้
5. วาดรูปคลื่นเอาท์พุทของวงจรมัลติไวเบรเตอร์ได้
6. คำนวณสัญญาณพัลส์ได้
7. อธิบายวงจรชมิตต์ทริกเกอร์ได้

7.1 ความนำ

วงจรดิจิตอลที่กล่าวมาแล้วในบทก่อน ๆ เป็นแบบตรรกประสม (combinational circuit) ซึ่งเป็นวงจรที่มีเอาท์พุท ณ ขณะใด ๆ ขึ้นอยู่กับอินพุทซึ่งปรากฏ ณ ขณะเวลานั้น ๆ เท่านั้น กล่าวได้ว่าวงจรชนิดนี้ไม่มีความสามารถในการจดจำ (memoryless) ในระบบดิจิตอลนอกจากจะประกอบด้วยวงจรเช่นนี้แล้ว ยังต้องการวงจรที่รวมชิ้นส่วนความจำเข้าไว้ด้วย เรียกวงจรแบบนี้ว่าวงจรซีเควนเชียล (sequential circuit) รูป 7.1 แสดงแผนภาพกล่อง (block diagram) ของวงจรซีเควนเชียล



รูป 7.1 แผนภาพกล่องของวงจรซีเควนเชียล

จะเห็นจากรูปว่าประกอบด้วยวงจรประสม และมีชิ้นส่วนความจำ (memory element) ซึ่งต่ออยู่ในลักษณะป้อนกลับ (feedback) ชิ้นส่วนความจำเป็นอุปกรณ์ซึ่งสามารถเก็บข้อมูลฐานสอง ข้อมูลฐานสองนี้เป็นตัวกำหนดสถานะ (state) ที่เวลาใด ๆ ของวงจรซีเควนเชียล เมื่อวงจรซีเควนเชียลรับข้อมูลฐานสองจากอินพุท อินพุทเหล่านี้ร่วมกับสถานะปัจจุบันของชิ้นส่วนความจำจึงเป็นตัวพิจารณาค่าฐานสองที่เอาท์พุท และเงื่อนไขสำหรับการเปลี่ยนสถานะในชิ้นส่วนความจำด้วย แผนภาพกล่องของวงจรซีเควนเชียลแสดงให้เห็นว่าเอาท์พุทในวงจรซีเควนเชียลเป็นฟังก์ชันของทั้งอินพุทและสถานะปัจจุบันของชิ้นส่วนความจำ สถานะอนาคต (next state) ของชิ้นส่วนความจำก็เป็นฟังก์ชันของทั้งอินพุทและสถานะปัจจุบันด้วย

ชิ้นส่วนความจำในวงจรซีเควนเชียลเรียกว่าฟลิบฟลอบ (flip-flop) วงจรฟลิบฟลอบเป็นเซลฐานสอง (binary cell) ซึ่งสามารถใช้เก็บข้อมูลฐานสอง 1 บิท

ในบทนี้จะกล่าวถึงฟลิบฟลอบซึ่งเป็นวงจรมัลติไวเบรเตอร์ (multivibrator circuit) ชนิดหนึ่ง นอกจากนี้ยังจะกล่าวถึงวงจรมัลติไวเบรเตอร์อีก 2 ชนิด คือ โมโนสเตเบิล (monostable) และอะสเตเบิล (astable) มัลติไวเบรเตอร์ และการคำนวณสัญญาณพัลส์ (pulse) ในวงจรดิจิตอล วงจรเหล่านี้ปัจจุบันอยู่ในรูปของไอซี

วงจรมัลติไวเบรเตอร์แบ่งได้เป็น 3 ประเภท ตามจำนวนสถานะเสถียรของวงจร คือ

1. วงจรไบสเตเบิล มัลติไวเบรเตอร์ (bistable multivibrator circuit) หรือฟลิบฟลอบ (flip-flop) ที่สถานะเสถียร 2 สถานะ

2. วงจรโมโนสเตเบิล มัลติไวเบรเตอร์ (monostable multivibrator circuit) หรือซิงเกิล ช้อต (single-shot) มีสถานะเสถียร 1 สถานะ

3. วงจรอะสเตเบิล มัลติไวเบรเตอร์ (astable multivibrator circuit) หรือ คล้อค (clock) ไม่มีสถานะเสถียร

7.2 ฟลิบฟลอบ
Flip-Flop

วงจรไบสเตเบิลมัลติไวเบรเตอร์หรือฟลิบฟลอบมีสถานะเสถียร 2 สถานะ นั่นคือมี 2 เอาท์พุทซึ่งตรงข้ามกัน หรือเรียกว่าเป็นคอมพลีเมนต์กัน คือ 1 กับ 0 หรือ Q กับ $\bar{Q}$ (หรือ Q′) ฟลิบฟลอบมีความจำเนื่องจากมันจะรักษาเอาท์พุทอยู่ที่สถานะเช่นนั้นตราบเท่าที่ไม่มีการเปลี่ยนแปลงอินพุทใหม่

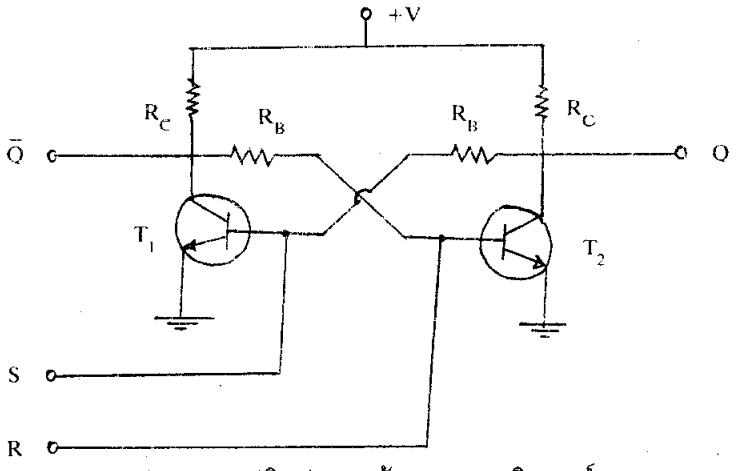
7.2.1 RS ฟลิบฟลอบ (RS Flip-Flop)

RS ฟลิบฟลอบ คือ เซ็ท (set) รีเซ็ท (reset) ฟลิบฟลอบมีนิยามว่า

เซ็ท : เอาท์พุท Q เป็น 1
เอาท์พุท $\bar{Q}$ เป็น 0

รีเซ็ท : เอาท์พุท Q เป็น 0
เอาท์พุท $\bar{Q}$ เป็น 1

RS ฟลิบฟลอบที่สร้างโดยใช้ทรานซิสเตอร์มีวงจรดังรูป 7.2



รูป 7.2 RS ฟลิบฟลอบสร้างจากทรานซิสเตอร์

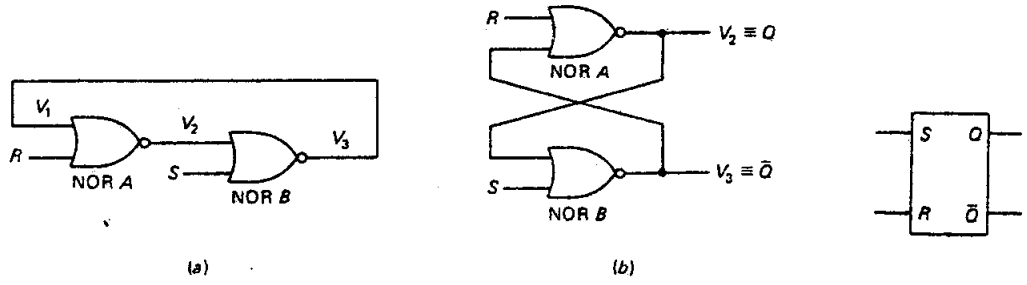
วงจรนี้มีการต่อทแยง (cross-coupling) จากคอลเล็กเตอร์ (collector) ของทรานซิสเตอร์หนึ่งไปยังเบสของทรานซิสเตอร์อีกตัวหนึ่ง ทำให้เกิดการป้อนกลับชนิดบวก (positive feedback) ดังนั้นถ้าทรานซิสเตอร์ T_1 อิ่มตัว (saturate) แรงดันคอลเล็กเตอร์ของ T_1 จะมีค่าต่ำ มีผลไปทำให้ T_2 คัทออฟ (cut-off) เนื่องจากแรงดันคอลเล็กเตอร์-อีมิตเตอร์ (collector-emitter voltage : v_{CE}) ต่ำ (น้อยกว่า 0.7 โวลต์) ไม่สามารถเปิด (turn on) เบสของ T_2 ได้ นี่เป็นสถานะหนึ่งของฟลิบฟลอบคือ T_1 อิ่มตัว T_2 คัทออฟ อีกสถานะหนึ่งเกิดเมื่อ T_2 อิ่มตัวก็จะทำให้ T_1 คัทออฟ

S และ R เป็นทริกเกอร์อินพุท (trigger input) แก่ฟลิบฟลอบ เมื่อทริกเกอร์ที่อินพุท S (ป้อนตรรก 1 หรือแรงดันสูง) จะได้ T_1 อิ่มตัว, T_2 คัทออฟ เมื่อทรานซิสเตอร์ทั้งสองเข้าที่แล้วเราอาจเอาอินพุทออกได้ โดยเอาท์พุทยังคงรักษาสถานะเดิมอยู่ได้ ในทำนองเดียวกันเมื่อทริกเกอร์ที่อินพุท R จะได้ T_2 อิ่มตัว T_1 คัทออฟ การทริกเกอร์อินพุทที่ S หรือ R เป็นการเซ็ท หรือรีเซ็ท ฟลิบฟลอบตามลำดับ ทำให้ฟลิบฟลอบอยู่ ณ สถานะเสถียรคือ

$$\text{ทริกเกอร์ S} : Q = 1, \bar{Q} = 0$$
$$\text{ทริกเกอร์ R} : Q = 0, \bar{Q} = 1$$

มีข้อสังเกตจากวงจรนี้คือ เราจะป้อนแรงดันสูง (ตรรก 1) แก่ S และ R พร้อมกันไม่ได้ เพราะถ้าทำเช่นนั้นก็เท่ากับไปบีบให้ทรานซิสเตอร์ทั้งสองตัวอิ่มตัว และคัทออฟพร้อมกัน หรือคือทำให้ Q เป็น 1 และ 0 พร้อมกัน ซึ่งเป็นไปไม่ได้ ถ้าหากเกิดเหตุการณ์เช่นนั้นเราไม่อาจบอกได้ว่าเอาท์พุทที่ได้ออกมานั้นถูกต้องหรือไม่ เพราะอินพุท S หรือ R อาจได้รับทริกเกอร์เร็ว หรือช้ากว่ากันเพียงเสี้ยววินาที นอกจากนี้ยังขึ้นอยู่กับความเร็วในการทำงานของทรานซิสเตอร์ด้วย สำหรับวงจรแบบนี้ S = 1 พร้อม ๆ กับ R = 1 จึงเป็นกรณีต้องห้าม

วงจร RS ฟลิบฟลอบอาจสร้างจากเกท เช่น นอเกท แนนเกท รูป 7.3 (a) เป็น RS ฟลิบฟลอบสร้างจากนอเกท ซึ่งอาจเขียนวงจรได้รูป 7.3 (b) อันเป็นรูปแบบที่นิยมกัน ตาราง 7.1 เป็นตารางความจริงของวงจรนี้



รูป 7.3 นอเกท RS ฟลิบฟลอบ

ตาราง 7.1 ตารางความจริงของนอเกท RS ฟลิบฟลอบ

R	S	Q	Action
0	0	Last value	No change
0	1	1	Set
1	0	0	Reset
1	1	?	Forbidden

เพื่อช่วยความเข้าใจในวงจร RS ฟลิบฟลอบที่สร้างจากนอเกทให้ระลึกไว้ว่าตรรก 1 ที่อินพุทใดก็ตามของนอเกทจะบีบให้เอาท์พุทเป็นตรรก 0 และเมื่ออินพุททั้งสองของนอเกทเป็น 0 จึงจะทำให้เอาท์พุทของนอเกทเป็น 1

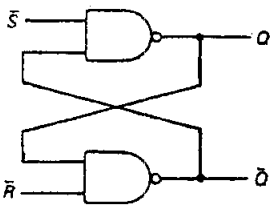
จากตารางความจริง (ตาราง 7.1) เมื่อ $R = 0$, $S = 0$ 0 ที่อินพุทของนอเกทไม่มีผลต่อเอาท์พุทของมัน ฟลิบฟลอบจะคงสถานะเดิมของมัน Q ไม่เปลี่ยนแปลง

เมื่อ $R = 0$, $S = 1$ เอาท์พุทของนอเกท B ถูกบีบให้มีแรงดันต่ำ (ตรรก 0) อินพุททั้งสองของนอเกท A ขณะนี้จึงต่ำ จึงให้เอาท์พุทเป็นแรงดันสูง (ตรรก 1) ดังนั้น 1 ที่อินพุท S จึงไปเซ็ทฟลิบฟลอบ ได้สถานะเสถียร $Q = 1$ ($\bar{Q} = 0$)

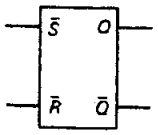
เมื่อ $R = 1$, $S = 0$ เงื่อนไขนี้จะไปบีบให้เอาท์พุทของนอเกท A ต่ำ (ตรรก 0) อินพุททั้งสองของนอเกท B ขณะนี้จึงต่ำ ทำให้เอาท์พุทของมันสูง (ตรรก 1) ดังนั้น 1 ที่อินพุท R เรียกได้ว่าไปรีเซ็ทฟลิบฟลอบ ให้สวิตช์ไปที่สถานะเสถียร $Q = 0$ (หรือ $\bar{Q} = 1$)

เมื่อ $R = 1$, $S = 1$ เป็นกรณีต้องห้าม เพราะมันไปบีบให้เอาท์พุทของนอเกททั้งสองเป็นสถานะต่ำ คือ $Q = 0$ และ $\bar{Q} = 0$ ในเวลาเดียวกัน ซึ่งขัดต่อนิยามพื้นฐานของฟลิบฟลอบว่า Q เป็นคอมพลีเมนต์ของ $\bar{Q}$ เงื่อนไขเช่นนี้จึงไม่กระทำ ถ้าเกิดเงื่อนไขเช่นนี้ขึ้นก็ไม่อาจทำนายสถานะของ Q ได้ ด้วยเหตุผลนี้จึงใส่เครื่องหมายคำถาม (?) ไว้ในตารางความจริง

รูป 7.4 แสดงฟลิบฟลอบสร้างจากแนนเกท ซึ่งมีตารางความจริงแตกต่างจากนอเกทฟลิบฟลอบในรูป 7.3 เราจะเรียกฟลิบฟลอบรูป 7.4 ว่า $\overline{RS}$ ฟลิบฟลอบ



(a) NAND gate latch



(b) Logic symbol

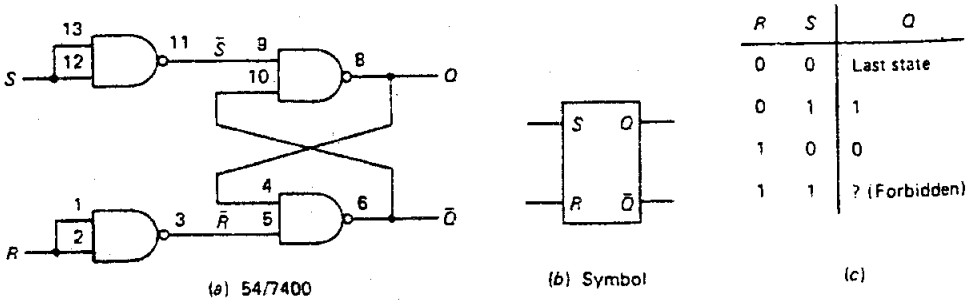
$\bar{R}$	$\bar{S}$	Q
1	1	Last state
1	0	1
0	1	0
0	0	? (Forbidden)

(c) Truth table

รูป 7.4 $\overline{RS}$ ฟลิบฟลอบ

เพื่อให้เข้าใจการทำงานของวงจรนี้ จงระลึกว่า แรงดันต่ำที่อินพุทใด อินพุทหนึ่งของแนนเกทจะบีบให้เอาท์พุทของมันเป็นแรงดันสูง และเมื่ออินพุททั้งสองของแนนเกทเป็นแรงดันสูง เอาท์พุทจะต่ำ เมื่อ $\overline{S}$ เป็นแรงดันต่ำ ทำให้ไปเซ็ทฟลิบฟลอบ ($Q = 1, \overline{Q} = 0$) เมื่อ $\overline{R}$ เป็นแรงดันต่ำจะเป็นการรีเซ็ทฟลิบฟลอบ ($Q = 0, \overline{Q} = 1$) เมื่อทั้ง $\overline{R}$ และ $\overline{S}$ สูง ฟลิบฟลอบจะคงอยู่ที่สถานะเดิมก่อนหน้านั้น กรณี $\overline{R}$ และ $\overline{S}$ เป็นแรงดันต่ำทั้งคู่เป็นกรณีต้องห้าม เนื่องจากเป็นการบีบให้ทั้ง Q และ $\overline{Q}$ เป็นแรงดันสูงทั้งคู่

โดยใส่อินเวิตเตอร์เข้าที่อินพุทของฟลิบฟลอบรูป 7.4 จะสามารถแปลง $\overline{RS}$ ฟลิบฟลอบให้เป็น RS ฟลิบฟลอบได้ดังรูป 7.5



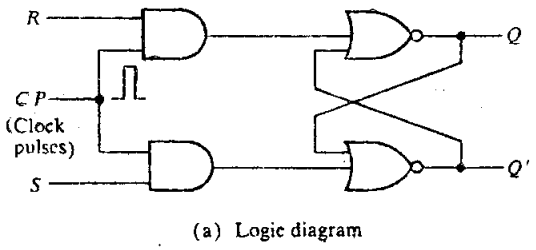
รูป 7.5 แนนเกท RS ฟลิบฟลอบ

RS ฟลิบฟลอบในรูป 7.3 (นอเกท) และ 7.5 (แนนเกท) ให้ผลเหมือนกันมีตารางความจริงเช่นเดียวกัน และใช้สัญลักษณ์ตรรกเหมือนกัน

7.2.2 คล้อค RS ฟลิบฟลอบ (Clocked RS Flip-Flop or Synchronous or Strobe or Gated RS Flip-Flop)

เพื่อป้องกันการส่งข้อมูลสู่อินพุทของ RS ฟลิบฟลอบผิดจังหวะ โดยการเติมเกทเข้าที่อินพุทของฟลิบฟลอบ ทำให้มันตอบสนองต่อระดับอินพุทในช่วงเวลาของคล้อคพัลส์ (clock pulse : CP) เท่านั้น รูป 7.6 แสดงคล้อค RS ฟลิบฟลอบ ซึ่งประกอบด้วยนอฟลิบ-ฟลอบและแอนเกท 2 ตัว เอาท์พุทของแอนเกททั้งสองอยู่ที่ 0 ตราบเท่าที่คล้อคพัลส์เป็น 0 โดยไม่คำนึงถึงค่าฐานสองที่อินพุท S และ R เมื่อคล้อคพัลส์เป็น 1 ข้อมูลจากอินพุท S และ R จึงจะได้รับอนุญาตให้ผ่านไปสู่ฟลิบฟลอบได้ สถานะเซ็ทเกิดเมื่อ $S = 1, R = 1$ และ $CP = 1$ เพื่อเปลี่ยนสถานะไปเป็นรีเซ็ท (หรือเรียกว่าเคลียร์ (clear)) อินพุทต้องเป็น $S = 0, R = 1$ และ $CP = 1$ เมื่อทั้ง $S = 1$ และ $R = 1$ การปรากฏของคล้อคพัลส์จะทำให้

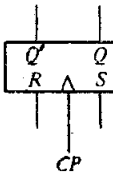
เอาท์พุททั้งสองไปสู่ 0 ชั่วขณะ พอเอาคล้อคพัลส์ออกไปไม่อาจจะคาดหมาย (indeterminate) สถานะของฟลิบฟลอบได้ กล่าวคือ สถานะใดสถานะหนึ่งอาจเกิดได้ ขึ้นอยู่กับเซ็ท หรือ รีเซ็ทอินพุท ว่าอินพุทใดจะยังมีค่า 1 อยู่นานกว่ากัน ก่อนที่คล้อคพัลส์จะถูกเอาออกไป



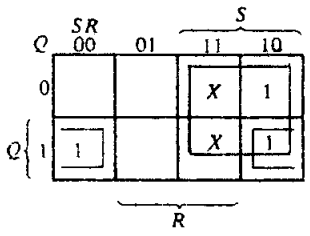
(a) Logic diagram

Q	S	R	Q(t + 1)
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	indeterminate
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	indeterminate

(c) Characteristic table



(b) Graphic symbol



$Q(t+1) = S + R'Q$

$SR = 0$

(d) Characteristic equation

รูป 7.6 คล้อค RS ฟลิบฟลอบ

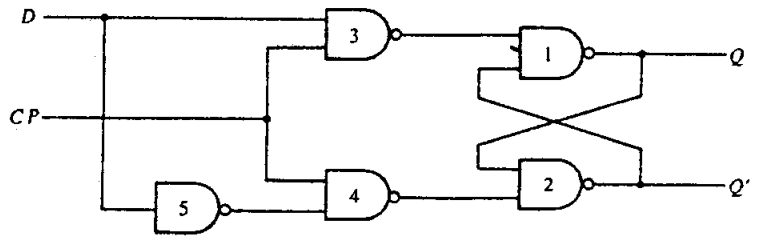
สัญลักษณ์ของคล้อค RS ฟลิบฟลอบแสดงดังรูป 7.6 (b) จะเห็นว่ามี 3 อินพุทคือ S, R และ CP อินพุท CP นั้น มีเครื่องหมายเป็นสามเหลี่ยมเล็ก ๆ แสดงอยู่ในฟลิบฟลอบสามเหลี่ยมเป็นสัญลักษณ์สำหรับเครื่องชี้บอกพลวัต (dynamic indicator) และแสดงความจริงว่าฟลิบฟลอบตอบสนองต่อทรานซิชัน (transition) ของอินพุทคล้อคจากระดับต่ำ (ตรรก 0) สู่ระดับสูง (ตรรก 1)

รูป 7.6 (c) เป็นตารางแสดงลักษณะเฉพาะหรือตารางความจริงของฟลิบฟลอบ โดย Q หมายถึงสถานะปัจจุบัน Q (t+1) เป็นสถานะอนาคตหลังจากที่มีคล้อคพัลส์แล้ว

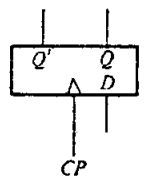
จากตารางความจริงของฟลิบฟลอบสามารถพล้อตเป็นคาร์นอจ์แม็พรูป 7.6 (d) เพื่อหาสมการสถานะอนาคต ซึ่งเป็นฟังก์ชันของสถานะปัจจุบันและอินพุท อาจเรียกสมการนี้ว่าสมการแสดงลักษณะเฉพาะของฟลิบฟลอบ สถานะที่ไม่อาจคาดหมายได้ทั้งสองแทนด้วยเครื่องหมาย × ในแม็พ เนื่องจากมันอาจเป็น 1 หรือ 0 ก็ได้ สมการ SR = 0 ต้องรวมอยู่เป็นส่วนหนึ่งของสมการสถานะอนาคตด้วย เพื่อบ่งชี้ว่า S และ R เป็น 1 พร้อมกันไม่ได้

7.2.3 D ฟลิบฟลอบ (D Flip-Flop)

D ฟลิบฟลอบในรูป 7.7 เป็นการดัดแปลงมาจากคล้อค RS ฟลิบฟลอบ แนนเกท 1 และ 2 เป็น RS ฟลิบฟลอบพื้นฐาน เกท 3 และ 4 ดัดแปลงให้เป็นคล้อค RS ฟลิบฟลอบ อินพุท D ตรงสู่อินพุท S และคอมพลีเมนต์ของมันป้อนสู่อินพุท R ผ่านเกท 5 ตราบเท่าที่คล้อคพัลส์อินพุทเป็น 0 เกท 3 และ 4 จะมีเอาท์พุทเป็น 1 โดยไม่ต้องคำนึงถึงค่าที่อินพุทอื่น ป้อนอินพุท D เมื่อมีคล้อคพัลส์ เช่นถ้า D = 1 เอาท์พุทของเกท 3 จะเป็น 0 ฟลิบฟลอบจะอยู่ที่สถานะเซ็ท ถ้า D = 0 เอาท์พุทของเกท 4 จะเป็น 0 ฟลิบฟลอบจะอยู่ที่สถานะรีเซ็ท



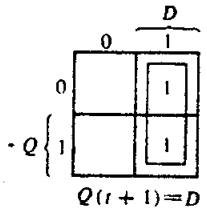
(a) Logic diagram with NAND gates



(b) Graphic symbol

Q	D	Q(t + 1)
0	0	0
0	1	1
1	0	0
1	1	1

(c) Characteristic table



(d) Characteristic equation

รูป 7.7 คล้อค D ฟลิบฟลอบ

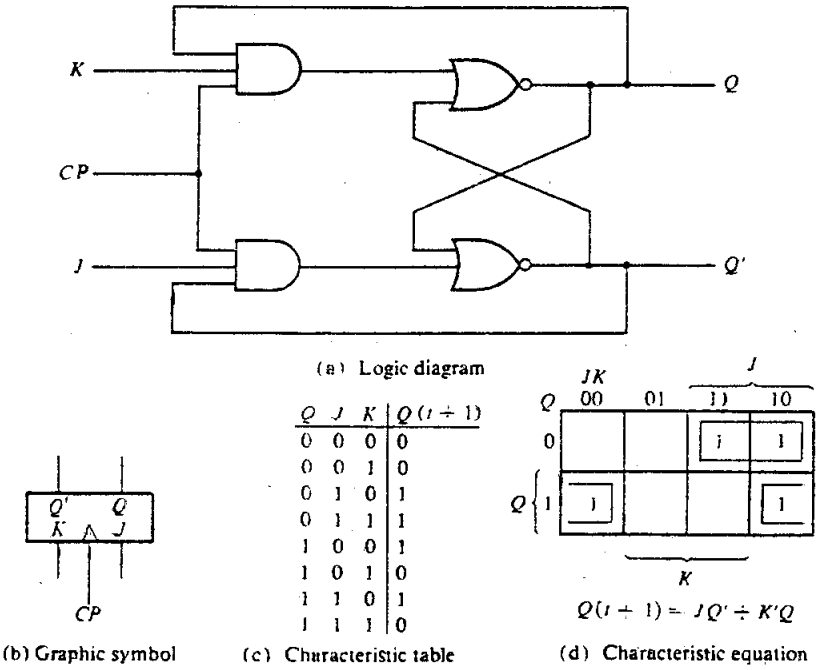
D ฟลิบฟลอบนั้น D มาจาก Data มีสมบัติในการส่งผ่านข้อมูลสู่ฟลิบฟลอบ D ฟลิบฟลอบมีพื้นฐานจาก RS ฟลิบฟลอบแล้วเติมอินเวิตเตอร์เข้าที่อินพุท R ซึ่งทำให้ลดจำนวนอินพุทลงให้เหลือเพียงหนึ่ง ฟลิบฟลอบชนิดนี้บางครั้งเรียกว่า เกทเต็ด D แลทช์ (gated D-latch ; latch คือ อีกชื่อหนึ่งของฟลอบฟลอบ)

สัญลักษณ์ ตารางความจริง และสมการสถานะอนาคตของ D ฟลิบฟลอบแสดงอยู่ในรูป 7.7 (b), (c) (d) ตามลำดับ จากสมการสถานะอนาคตจะเห็นว่าสถานะอนาคตของฟลิบฟลอบชนิดนี้คือค่าที่อินพุท D นั่นเอง ดังนั้นฟลิบฟลอบชนิดนี้จึงหน่วงเวลา (Delay) ของข้อมูลไป การหน่วงเวลานี้เป็นที่มาของชื่อ D ฟลิบฟลอบด้วย

7.2.4 JK ฟลิบฟลอบ (JK Flip-Flop)

JK ฟลิบฟลอบเป็นการปรับปรุง RS ฟลิบฟลอบให้กรณีต้องห้ามเมื่อ R = 1, S = 1 พร้อมกัน สามารถนิยามได้ใน JK ฟลิบฟลอบ อินพุท J และ K ประพฤติคล้ายอินพุท S และ R คือ เซ็ท และเคลียร์ (รีเซ็ท) ฟลิบฟลอบ (ใน JK ฟลิบฟลอบ J หมายถึงเซ็ท และ K หมายถึงเคลียร์) เมื่อ J = 1, K = 1 พร้อมกัน ฟลิบฟลอบจะสวิตช์ไปสู่สถานะคอมพลีเมนต์ของสถานะเดิมก่อนใส่อินพุท นั่นคือ ถ้าเดิม Q = 1 ฟลิบฟลอบจะสวิตช์ไปสู่ Q = 0 และในทางกลับกัน

คล้อค JK ฟลิบฟลอบแสดงอยู่ในรูป 7.8 (a) เอาท์พุท Q แอนอยู่กับอินพุท K และ CP เพื่อว่าฟลิบฟลอบถูกเคลียร์ในช่วงคล้อคพัลส์ ถ้า Q ก่อนหน้านั้นเป็น 1 ในทำนองเดียวกันเอาท์พุท Q′ แอนอยู่กับ J และ CP เพื่อให้ฟลิบฟลอบถูกเซ็ทด้วยคล้อคพัลส์ ถ้า Q′ ก่อนหน้านั้นเป็น 1



(a) Logic diagram

Q	J	K	Q(t + 1)
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	0

(b) Graphic symbol (c) Characteristic table (d) Characteristic equation

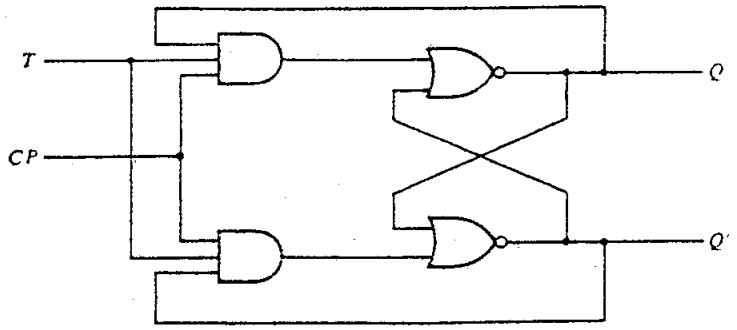
รูป 7.8 คล้อค JK ฟลิบฟลอบ

จากตารางความจริงของ JK ฟลิบฟลอบจะเห็นว่า เป็นฟลิบฟลอบที่มีพฤติกรรมคล้าย RS ฟลิบฟลอบ ยกเว้นกรณีที่อินพุททั้งสองเป็น 1 พร้อมกัน เมื่อทั้ง J และ K เป็น 1 คล้อคพัลส์ถูกส่งไปผ่านแอนเกทหนึ่งตัวเท่านั้น คือตัวที่อินพุทของมันต่ออยู่กับ

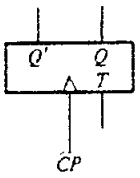
เอาท์พุทของฟลิบฟลอบซึ่งมีค่าปัจจุบันเป็น 1 เช่นถ้า Q = 1, เอาท์พุทของแอนเกทตัวบนกลายเป็น 1 ดังนั้นฟลิบฟลอบอยู่ในสถานะเคลียร์ (Q = 0) ถ้า Q′ = 1, เอาท์พุทของแอนเกทตัวล่างกลายเป็น 1 และฟลิบฟลอบอยู่ในสถานะเซ็ท (Q = 1) กล่าวได้ว่าสถานะเอาท์พุทของฟลิบฟลอบถูกคอมพลีเมนต์

7.2.5 T ฟลิบฟลอบ (T Flip-Flop)

T ฟลิบฟลอบเป็นรูปแบบหนึ่งของ JK ฟลิบฟลอบที่มีอินพุทเพียงอันเดียว ดังรูป 7.9 (a) ซึ่งจะเห็นว่าโดยการเอาอินพุททั้งสองของ JK ฟลิบฟลอบมาเชื่อมต่อไว้ด้วยกันจะกลายเป็น T ฟลิบฟลอบไป ชื่อ T สืบเนื่องมาจากความสามารถของฟลิบฟลอบชนิดนี้ในการ ท้อกเกิล (toggle) หรือเปลี่ยนสถานะ เมื่อมีคล้อคพัลส์เข้ามาและอินพุท T เป็นตรรก 1 ฟลิบฟลอบจะมีเอาท์พุทเปลี่ยนไปเป็นคอมพลีเมนต์ของมันแต่เดิม โดยไม่คำนึงถึงสถานะปัจจุบันของฟลิบฟลอบ



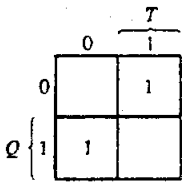
(a) Logic diagram



(b) Graphic symbol

Q	T	Q(t + 1)
0	0	0
0	1	1
1	0	1
1	1	0

(c) Characteristic table

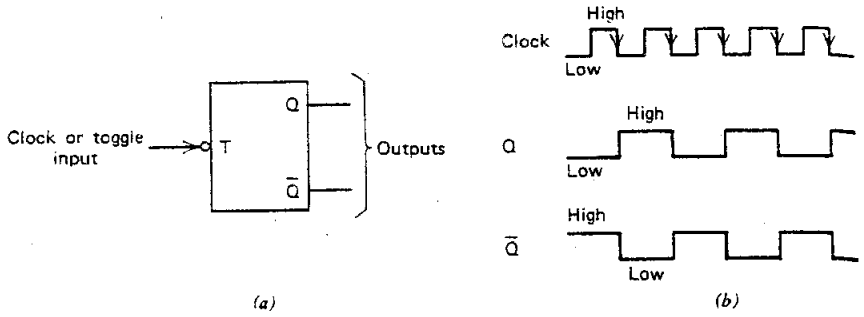


$Q(t+1) = TQ' + T'Q$

(d) Characteristic equation

รูป 7.9 คล้อค T ฟลิบฟลอบ

เอาท์พุทของ T ฟลิบฟลอบจะเปลี่ยนสถานะเป็นตรงข้าม ทุกครั้งที่มีทริกเกอร์ที่อินพุท ดังเห็นได้จากรูป 7.10 ดังนั้นฟลิบฟลอบชนิดนี้จึงเท่ากับแบ่งครึ่งความถี่ของอินพุท



รูป 7.10 เปรียบเทียบสัญญาณอินพุทและเอาท์พุทของ T ฟลิบฟลอบ

ตัวอย่าง 7.1 จงหาความถี่ของสัญญาณเอาท์พุทจาก T ฟลิบฟลอบที่ต่อเรียงกัน 4 ตัว เมื่ออินพุทเข้า T ฟลิบฟลอบตัวแรกมีความถี่ 2000 Hertzs

วิธีทำ เนื่องจาก T ฟลิบฟลอบ 1 ตัว แบ่งครึ่งความถี่อินพุท

ดังนั้น T ฟลิบฟลอบ 4 ตัว จะได้เอาท์พุทมีความถี่ $\frac{1}{2^4}$ ของความถี่อินพุท

$\therefore$ เอาท์พุทที่ได้ในข้อนี้คือ $\frac{2000}{2^4} = 125$ Hz

ตอบ

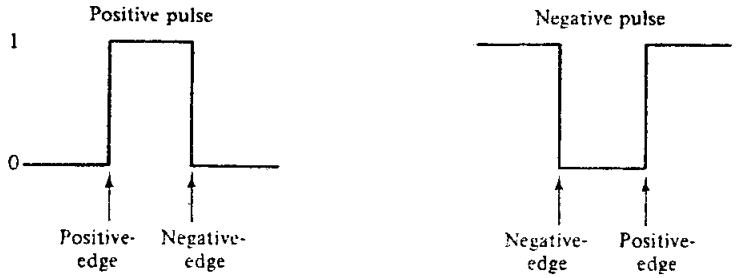
7.3 การทริกเกอร์ฟลิบฟลอบ
Triggering of Flip-Flops

สถานะของฟลิบฟลอบสวิตช์โดยการเปลี่ยนแปลงชั่วครู่ของสัญญาณอินพุท การเปลี่ยนแปลงชั่วครู่นี้เรียกว่าทริกเกอร์ (trigger) และทรานซิชันที่เกิดขึ้นกล่าวได้ว่าเป็นการทริกเกอร์ฟลิบฟลอบ ฟลิบฟลอบอย่างในรูป 7.3 และ 7.5 ซึ่งเรียกว่าอะซิงโครนัส ฟลิบฟลอบ (asynchronous flip-flop) นั้นต้องการทริกเกอร์ชนิดที่เป็นการเปลี่ยนแปลงระดับของสัญญาณ (signal level) ระดับดังกล่าวนี้ต้องกลับสู่ค่าเริ่มต้นของมัน (ซึ่งคือ 0 สำหรับวงจรที่ใช้นอ และ 1 สำหรับแนนฟลิบฟลอบ) ก่อนที่ทริกเกอร์ตัวถัดไปจะถูกป้อนสู่อินพุทของฟลิบฟลอบ สำหรับคล้อคฟลิบฟลอบนั้นจะถูกทริกเกอร์ด้วยพัลส์ (pulse) พัลส์เริ่มจากค่าเริ่มต้นคือ 0 แล้วขึ้นไปยังค่า 1 ชั่วครู่ หลังจากเวลาสั้น ๆ ก็จะกลับมาสู่ค่าเริ่มต้นคือ 0 ช่วงเวลาตั้งแต่การป้อนพัลส์จนกระทั่งเกิดทรานซิชันของเอาท์พุทเป็นตัวประกอบวิกฤต ซึ่งต้องอาศัยการศึกษาต่อไป

จากแผนภาพกล่องรูป 7.1 จะเห็นว่าวงจรซีเควนเชียลมีเส้นทางป้อนกลับระหว่าง

วงจรตรรกประสมและชิ้นส่วนความจำคือฟลิบฟลอบ เส้นทางดังกล่าวนี้อาจก่อให้เกิดความไม่เสถียรขึ้น ถ้าเอาท์พุทของฟลิบฟลอบกำลังเปลี่ยนแปลงในขณะที่เอาท์พุทของวงจรตรรกประสมซึ่งป้อนสู่อินพุทของฟลิบฟลอบถูกส่งเข้าไปอีกเพราะคล้อคพัลส์ ปัญหาของจังหวะเวลาผิดพลาดนี้ป้องกันได้ถ้าเอาท์พุทของฟลิบฟลอบยังไม่เริ่มต้นเปลี่ยนแปลงจนกว่าพัลส์อินพุทจะกลับสู่ 0 เพื่อให้แน่ใจฟลิบฟลอบต้องมีเวลาหน่วงของการแผ่สัญญาณ (signal propagation delay) จากอินพุทสู่เอาท์พุทมากกว่าช่วงเวลาของพัลส์ (pulse duration) วิธีหนึ่งเพื่อให้แน่ใจว่าได้ช่วงเวลาหน่วงที่เหมาะสม คือใส่ตัวหน่วงเวลาเชิงฟิสิกส์เข้าไปภายในวงจรฟลิบฟลอบโดยให้มีเวลาหน่วงเท่ากับหรือมากกว่าช่วงเวลาของพัลส์ วิธีที่ดีกว่านี้ในการแก้ปัญหาจังหวะเวลาการป้อนกลับก็คือทำให้ฟลิบฟลอบไวต่อพัลส์ทรานซิชัน แทนที่จะเป็นช่วงเวลาของพัลส์

คล้อคพัลส์อาจเป็นชนิดบวก หรือลบ ดังรูป 7.11 ทรานซิชันชนิดบวกนิยามว่าคือขอบบวก (positive edge) และทรานซิชันชนิดลบคือ ขอบลบ (negative edge)



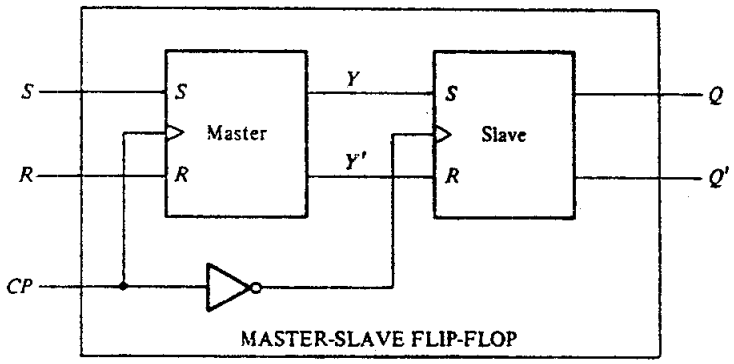
รูป 7.11 นิยามของคล้อคพัลส์ ทรานซิชัน

คล้อคฟลิบฟลอบที่กล่าวมาแล้วถูกทริกเกอร์ระหว่างขอบบวกของพัลส์ ทรานซิชันของสถานะเริ่มทันทีที่พัลส์ไปถึงระดับตรรก 1 สถานะใหม่ของฟลิบฟลอบอาจปรากฏที่เอาท์พุทขณะที่อินพุทพัลส์ยังคงอยู่ที่ 1 ถ้าอินพุทอื่น ๆ ของฟลิบฟลอบเปลี่ยนแปลงในขณะที่คล้อคยังอยู่ที่ 1, ฟลิบฟลอบก็จะเริ่มตอบสนองต่ออินพุทค่าใหม่นี้ และสถานะใหม่ของเอาท์พุทอาจเกิดขึ้น เมื่อเป็นเช่นนี้เอาท์พุทของฟลิบฟลอบหนึ่งไม่สามารถป้อนสู่อินพุทของอีกฟลิบฟลอบหนึ่ง เมื่อฟลิบฟลอบทั้งสองถูกทริกเกอร์ด้วยคล้อคพัลส์เดียวกัน อย่างไรก็ตามถ้าเราสามารถทำให้ฟลิบฟลอบตอบสนองต่อขอบบวก (หรือขอบลบ) เท่านั้น แทนที่จะเป็นช่วงเวลาของพัลส์ แล้วปัญหาของการทรานซิชันหลาย ๆ นี้ (multiple-transition) ก็จะถูกกำจัดไป

วิธีหนึ่งที่จะทำให้ฟลิบฟลอบตอบสนองต่อทรานซิชันของพัลส์ (ขอบของพัลส์) เท่านั้น คือการเชื่อมต่อโดยตัวจุ (capacitive coupling) โดยใช้วงจร RC (resistor-capacitor) ใส่เข้าในคล้อคอินพุทของฟลิบฟลอบ วงจรนี้จะผลิตพัลส์แหลม ๆ (spike) เพื่อให้ฟลิบฟลอบตอบสนองต่อการเปลี่ยนแปลงชั่วครู่ของสัญญาณอินพุท ขอบบวกของพัลส์มีผลต่อวงจร RC ให้พัลส์แหลมชนิดบวก (positive spike) และขอบลบให้พัลส์แหลมชนิดลบ (negative spike) ฟลิบฟลอบจะถูกออกแบบให้ทิ้งพัลส์แหลมไปอันหนึ่ง และถูกทริกเกอร์โดยพัลส์แหลมอีกอันที่เหลือเท่านั้น อีกวิธีหนึ่งของการทริกเกอร์โดยขอบของพัลส์ก็คือ การใช้มาสเตอร์-สเลฟ ฟลิบฟลอบ (master-slave flip-flop)

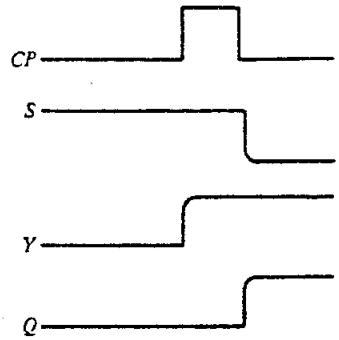
7.3.1 มาสเตอร์–สเลฟ ฟลิบฟลอบ (Master-Slave Flip-Flop)

มาสเตอร์-สเลฟฟลิบฟลอบสร้างจากฟลิบฟลอบ 2 ตัว ตัวหนึ่งเป็นมาสเตอร์ อีกตัวเป็นสเลฟ ตัวอย่างเช่น RS มาสเตอร์-สเลฟ ฟลิบฟลอบ ในรูป 7.12 เมื่อคล้อคพัลส์ CP เป็น 0, เอาท์พุทของอินเวิตเตอร์เป็น 1 เนื่องจากคล้อคอินพุทของสเลฟฟลิบฟลอบเป็น 1 ฟลิบฟลอบสามารถทำงาน (enabled) ได้เอาท์พุท Q = Y, Q′ = Y′ ส่วนมาสเตอร์ฟลิบฟลอบไม่สามารถทำงาน (disabled) เพราะ CP = 0 เมื่อ CP = 1, ข้อมูลจากภายนอกที่ส่งไปยัง R และ S จะถูกส่งสู่มาสเตอร์ฟลิบฟลอบ สเลฟฟลิบฟลอบจะไม่ทำงานตราบเท่าที่ CP = 1 เพราะเอาท์พุทของอินเวิตเตอร์ = 0 เมื่อ CP กลับไปมีค่า 0 ใหม่อีก, มาสเตอร์ฟลิบฟลอบจะไม่ทำงาน ซึ่งเป็นการป้องกันอินพุทจากภายนอกไม่ให้เข้ามา สเลฟฟลิบฟลอบจะรับข้อมูลจากมาสเตอร์ฟลิบฟลอบ (ฟลิบฟลอบทั้งสองอยู่ที่สถานะเดียวกัน)



รูป 7.12 แผนภาพตรรกของมาสเตอร์-สเลฟฟลิบฟลอบ

แผนภาพจังหวะเวลาแสดงดังรูป 7.13 สมมุติว่าก่อนที่จะมีพัลส์เข้ามา ฟลิบฟลอบอยู่ที่สถานะเคลียร์ คือ Y = 0, Q = 0 เมื่ออินพุท S = 1, R = 0 เข้ามาและคล้อคพัลส์ต่อไปจะเปลี่ยนฟลิบฟลอบไปอยู่ที่สถานะเซ็ท คือ Q = 1 ระหว่างทรานซิชันของพัลส์จาก 0 ถึง 1 มาสเตอร์ฟลิบฟลอบจะเซ็ทและเปลี่ยน Y เป็น 1 สเลฟฟลิบฟลอบไม่มีการตอบสนองเพราะ CP ของมันเป็น 0 เมื่อ CP กลับไปสู่ 0, ข้อมูลจากมาสเตอร์จะถูกส่งผ่านไปยังสเลฟทำให้เอาท์พุท Q = 1 สังเกตว่าอินพุทภายนอกคือ S ของมาสเตอร์นั้นอาจเปลี่ยนที่เวลาเดียวกับที่พัลส์ไปสู่ขอบลบ ทั้งนี้เพราะเมื่อ CP ไปสู่ 0 นั้น ตัวมาสเตอร์ไม่ทำงานและอินพุท S และ R ไม่มีผลต่อมัน จนกระทั่งคล้อคอันใหม่เข้ามา ดังนั้นมาสเตอร์-สเลฟ-ฟลิบฟลอบจึงเป็นไปได้ที่จากสวิตช์เอาท์พุทของฟลิบฟลอบและข้อมูลอินพุทด้วยคล้อคพัลส์ตัวเดียวกัน นอกจากนี้ อินพุท S ยังอาจมาจากเอาท์พุทของมาสเตอร์-สเลฟอีกตัวหนึ่ง ซึ่งสวิตช์ด้วยคล้อคพัลส์ตัวเดียวกัน

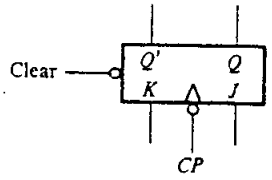


รูป 7.13 แผนภาพจังหวะเวลาของมาสเตอร์-สเลฟฟลิบฟลอบ

จากที่กล่าวข้างบนนี้ย่อมแสดงว่าการเปลี่ยนแปลงสถานะในฟลิบฟลอบทุกตัวเกิดขึ้นตรงกับขอบลบของพัลส์ อย่างไรก็ตาม มีไอซี มาสเตอร์-สเลฟฟลิบฟลอบบางตัวที่เปลี่ยนสถานะเอาท์พุทที่ขอบบวกของคล้อคพัลส์

7.3.2 ไดเร็ก อินพุท (Direct Input)

ฟลิบฟลอบซึ่งอยู่ในรูปของไอซี บางครั้งมีอินพุทพิเศษเพิ่มเข้าไปเพื่อเซ็ท หรือเคลียร์ฟลิบฟลอบ อินพุทนี้เรียกว่า ไดเร็กพรีเซ็ท (direct preset) และไดเร็กเคลียร์ (direct clear) อินพุทเหล่านี้ทำให้ฟลิบฟลอบอยู่ที่สถานะเริ่มต้นที่เรารู้ก่อนที่เราจะดำเนินการให้ฟลิบฟลอบทำงาน เช่น เมื่อเราป้อนแรงดันแก่ระบบดิจิตอลของเรา สถานะของฟลิบฟลอบขณะนั้นเราไม่อาจบอกได้ เคลียร์สวิตช์จะทำการเคลียร์ทุก ๆ ฟลิบฟลอบให้อยู่ที่สถานะเริ่มต้นเป็นเคลียร์ จากนั้นจึงให้ฟลิบฟลอบทำงานตามการป้อนอินพุทของเรา



รูป 7.14 ไอซีฟลิบฟลอบพร้อมเคลียร์อินพุท

จากรูปสัญลักษณ์ของฟลิบฟลอบในรูป 7.14 จะเห็นว่ามีวงกลมเล็ก ๆ อยู่ที่อินพุท CP เพื่อแสดงว่าเอาท์พุทของฟลิบฟลอบเปลี่ยนแปลงเมื่อพัลส์มีทรานซิชันแบบลบ (ที่ขอบลบของพัลส์) และที่ไดเร็กเคลียร์ก็มีวงกลมเล็ก ๆ เพื่อแสดงว่าอินพุทนี้ปกติรักษาอยู่ที่ตรรก 1 ถ้าเคลียร์อินพุทอยู่ที่ตรรก 0 ฟลิบฟลอบจะอยู่ที่สถานะเคลียร์ ทั้งนี้โดยไม่คำนึงถึงอินพุทอื่น ๆ หรือคล้อคพัลส์

7.4 ตารางเอ็กซ์ไซเตชันของฟลิบฟลอบ
Flip-Flop Excitation Table

ตารางแสดงลักษณะเฉพาะของฟลิบฟลอบดังได้กล่าวมาแล้วในเรื่องของฟลิบฟลอบแต่ละชนิดนั้นบอกถึงสมบัติทางตรรกของฟลิบฟลอบและการทำงานของมัน อย่างไรก็ตามฟลิบฟลอบที่อยู่ในรูปไอซีนั้น บางครั้งแสดงตารางลักษณะเฉพาะของฟลิบฟลอบต่างออกไปจากนี้ ดังตาราง 7.2 อินพุทในรูปหมายถึงอินพุทที่เวลา t Q(t) หมายถึงสถานะปัจจุบัน Q (t+1) คือสถานะอนาคตหลังจากมีคล้อคพัลส์แล้ว

ตารางแสดงลักษณะของฟลิบฟลอบ หรือตารางความจริงนี้มีประโยชน์ในการวิเคราะห์และอธิบายการทำงานของฟลิบฟลอบ บ่งชี้ถึงสถานะอนาคตเมื่อมีอินพุทและรู้สถานะปัจจุบัน สำหรับการออกแบบวงจรเราต้องรู้ทรานซิชันจากสถานะปัจจุบันไปยังสถานะอนาคตและต้องรู้เงื่อนไขของอินพุทที่ทำให้เกิดทรานซิชันเช่นนั้น ด้วยเหตุผลนี้เราจึงต้องการตารางที่แสดงอินพุทสำหรับการเปลี่ยนแปลงของสถานะของฟลิบฟลอบ เรียกว่า ตารางเอ็กซ์ไซเตชั่น

ตาราง 7.2 ตารางลักษณะเฉพาะของฟลิบฟลอบ

S	R	Q (t+1)
0	0	Q (t)
0	1	0
1	0	1
1	1	?

(a) RS

J	K	Q (t+1)
0	0	Q (t)
0	1	0
1	0	1
1	1	Q´(t)

(b) JK

D	Q (t+1)
0	0
1	1

(c) D

T	Q (t+1)
0	Q(t)
1	Q´(t)

(d) T

ตาราง 7.3 ตารางเอ็กซ์ไซเตชันของฟลิบฟลอบ

Flip-flop excitation tables

Q(t)	Q(t+1)	S	R
0	0	0	X
0	1	1	0
1	0	0	1
1	1	X	0

(a) RS

Q(t)	Q(t+1)	J	K
0	0	0	X
0	1	1	X
1	0	X	1
1	1	X	0

(b) JK

Q(t)	Q(t+1)	D
0	0	0
0	1	1
1	0	0
1	1	1

(c) D

Q(t)	Q(t+1)	T
0	0	0
0	1	1
1	0	1
1	1	0

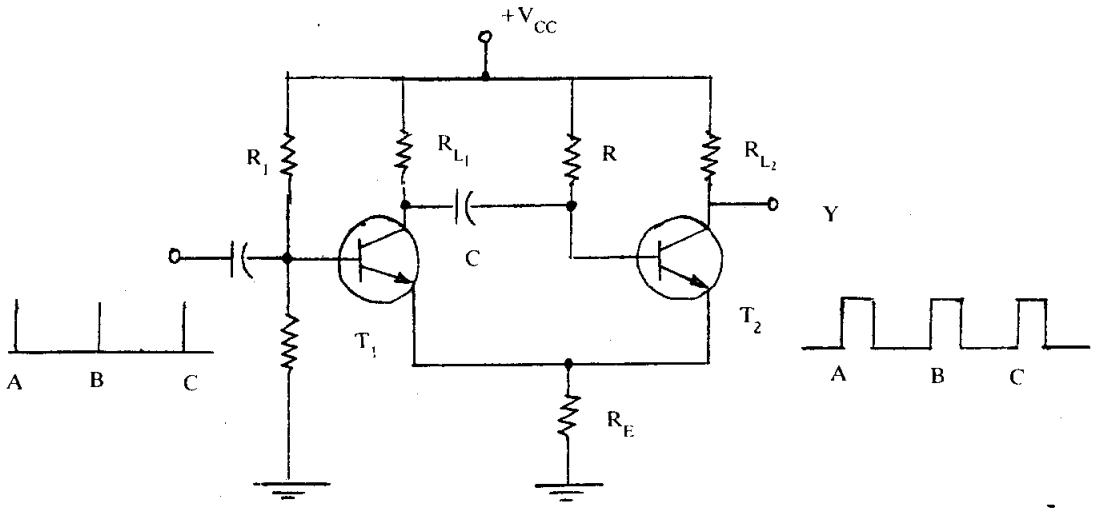
(d) T

ตาราง 7.3 เป็นตารางเอ็กซ์ไซเตชันสำหรับ RS, JK, D และ T ฟลิบฟลอบ ตารางเช่นนี้ได้มาจากตารางลักษณะเฉพาะของฟลิบฟลอบ ความหมายที่ตารางเอ็กซ์ไซเตชันบอกให้เรารู้ก็คือ ถ้าต้องการให้ฟลิบฟลอบเปลี่ยนสถานะปัจจุบัน Q(t) ไปเป็นสถานะอนาคต Q(t+1) นั้นต้องทริกเกอร์อินพุทของฟลิบฟลอบอย่างไร สำหรับ X ในตารางนั้นหมายถึงเงื่อนไขไม่สนใจ

7.5 โมโนสเตเบิลมัลติไวเบรเตอร์
Monostable Multivibrator or Single-Shot

โมโนสเตเบิลมัลติไวเบรเตอร์ก็เช่นเดียวกับวงจรมัลติไวเบรเตอร์อื่น คือให้สัญญาณเอาท์พุทซึ่งมีสถานะตรงข้ามกัน ชื่อโมโนสเตเบิลบอกให้รู้เป็นนัยว่า เอาท์พุทจะเสถียรที่สถานะหนึ่งในสองสถานะของวงจรชนิดนี้

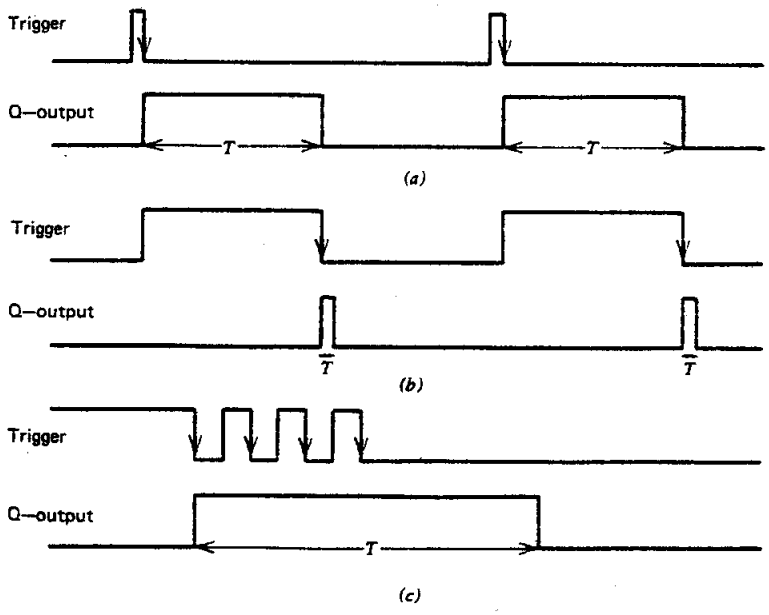
7.5.1 โมโนสเตเบิลมัลติไวเบรเตอร์สร้างโดยทรานซิสเตอร์



รูป 7.15 โมโนสเตเบิลมัลติไวเบรเตอร์สร้างจากทรานซิสเตอร์

อาจสร้างวงจรโมโนสเตเบิลมัลติไวเบรเตอร์ได้โดยใช้ทรานซิสเตอร์ดังรูป 7.15 สถานะเสถียรของวงจรนี้คือที่ 0 เมื่อ T_1 คัทออฟ T_2 ทำงาน สถานะไม่เสถียรคือที่ตรรก 1 เมื่อ T_1 ทำงาน T_2 คัทออฟ เมื่อมีทริกเกอร์ชนิดบวกป้อนเข้ามาที่อินพุทของวงจร จะไปทำให้ T_1 ทำงาน แรงดันคอลเล็กเตอร์ของ T_1 จึงลดลง มีผลต่อเบสของ T_2 T_2 จึงคัทออฟ แต่การที่ T_1 ทำงาน, T_2 คัทออฟเป็นเพียงชั่วครู่เท่านั้น เพราะขณะที่ประจุในตัวจุ C เปลี่ยนไป ไบอัสกลับของเบสของ T_2 หายไปเป็นระยะเวลาหนึ่งซึ่งคำนวณจากค่าคงตัวเวลา RC ของวงจร หลังจากช่วงเวลานี้แล้ว T_2 จะทำงานอีก และ T_1 คัทออฟ ทุกครั้งที่มีทริกเกอร์บวกเข้ามาที่เบสของ T_1 แรงดันเอาท์พุท Y จะเปลี่ยนจากระดับต่ำ (ตรรก 0) ไปที่ระดับสูง (ตรรก 1) ชั่วครู่ จากนั้นจึงกลับมาที่ระดับแรงดันต่ำตามเดิม จึงมีเอาท์พุทพัลส์ 1 ตัว สำหรับอินพุททริกเกอร์ 1 ตัว

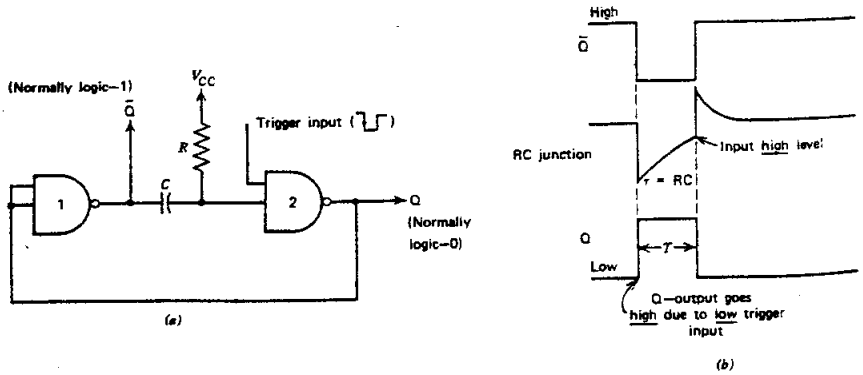
ซิงเกิลช้อตมีประโยชน์ในการดัดแปลงรูปสัญญาณของอินพุทดังจะเห็นได้จากตัวอย่างในรูป 7.16



รูป 7.16 การดัดแปลงรูปสัญญาณของอินพุทโดยใช้วงจรซิงเกิลช้อต
(a) ทำให้พัลส์กว้างขึ้น (b) ทำให้พัลส์แคบลง
(c) กำจัดพัลส์ที่ไม่ต้องการทิ้งไป

7.5.2 การคำนวณสัญญาณพัลส์ของวงจรโมโนสเตเบิลมัลติไวเบรเตอร์

รูปแบบหนึ่งของวงจรโมโนสเตเบิลมัลติไวเบรเตอร์ที่สร้างโดยใช้เกทมีตัวอย่างดังรูป 7.17



รูป 7.17 โมโนสเตเบิลมัลติไวเบรเตอร์สร้างโดยแนนเกท (a) และรูปคลื่นการทำงานของวงจร (b)

จะเห็นจากรูป 7.17 ว่า วงจรชิงเกิลช้อตนี้แตกต่างกับวงจรฟลิบฟลอบในรูป 7.5 ตรงที่มีการเชื่อมต่อโดยใช้ตัวจุ C เอาท์พุทของแนนเกทตัวที่ 2 ต่ำเพราะระดับทริกเกอร์อินพุทสูงโดยปกติ เมื่อเอาท์พุท Q ต่ำ, เอาท์พุท $\bar{Q}$ จึงสูง ตัวจุยังไม่มีความเปลี่ยนแปลง วงจรจะรักษาสภาพอยู่เช่นนี้จนกระทั่งทริกเกอร์อินพุทลงสู่ระดับแรงดันต่ำ เอาท์พุท Q จะถูกขับให้มีระดับแรงดันสูง ซึ่งในทางกลับกันขับให้ $\bar{Q}$ ต่ำ ทรานซิชันจากสูงไปสู่ต่ำที่เอาท์พุทของเกทตัวที่ 1 จะถูกโยงไปสู่อินพุทของเกท 2 โดย C ขณะที่ทริกเกอร์พัลส์กลับไปสู่ระดับแรงดันสูง วงจรจะยังคงอยู่ที่สถานะปัจจุบันคือ Q = 1, $\bar{Q}$ = 0 รูป 7.17 (b) แสดงรูปคลื่นของสัญญาณ แรงดันที่รอยต่อ RC (RC junction) ซึ่งมีระดับจากสูงไปต่ำเมื่อ $\bar{Q}$ ไปสู่ระดับต่ำ เริ่มขึ้นไประดับสูงอีกโดย V_{CC} ด้วยค่าคงตัวเวลา = 6 (time constant = 6) ซึ่งคำนวณได้จากค่าของ R และ C ในวงจร คือ 6 = RC ที่ค่าคงตัวเวลานี้แรงดันที่รอยต่อ RC จะขึ้นสูงจนกระทั่งไปทำให้แนนเกท 2 ทำงาน โดยมีค่าเอาท์พุท Q ไปสู่ระดับแรงดันต่ำ ซึ่งเป็นการสิ้นสุดสถานะไม่เสถียรของวงจร หลังจากช่วงเวลา T โดยที่ T เป็นฟังก์ชันของเวลาซึ่งขึ้นกับ R และ C สำหรับชิงเกิลช้อตบางวงจรมีความสัมพันธ์ดังนี้

$$T = 0.7\ RC$$

ตัวอย่าง 7.2 จงวาดรูปคลื่นพัลส์ของเอาท์พุท Q จากวงจรชิงเกิลช้อตดังรูป 7.17 เมื่อสัญญาณพัลส์สำหรับทริกเกอร์อินพุทมีความถี่ 100 kHz วงจรนี้ใช้ R = 10 kΩ, C = 100 pF

วิธีทำ จาก $T = 0.7\ RC$

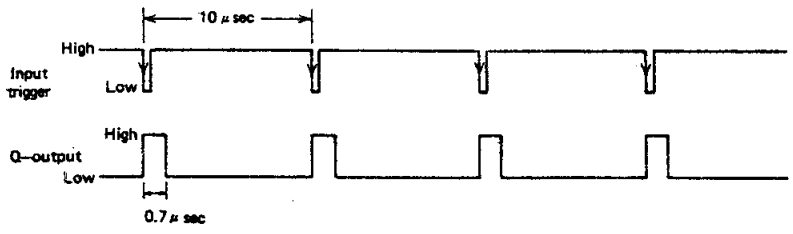
$$T = 0.7\ (10\times10^{3})\ (100\times10^{-12})$$

$$= 0.7\ \mu\text{sec}$$

คาบเวลาของคล้อคหาได้จาก

$$T_C = \frac{1}{f} = \frac{1}{100 \times 10^{3}} = 10\ \mu\ \text{sec.}$$

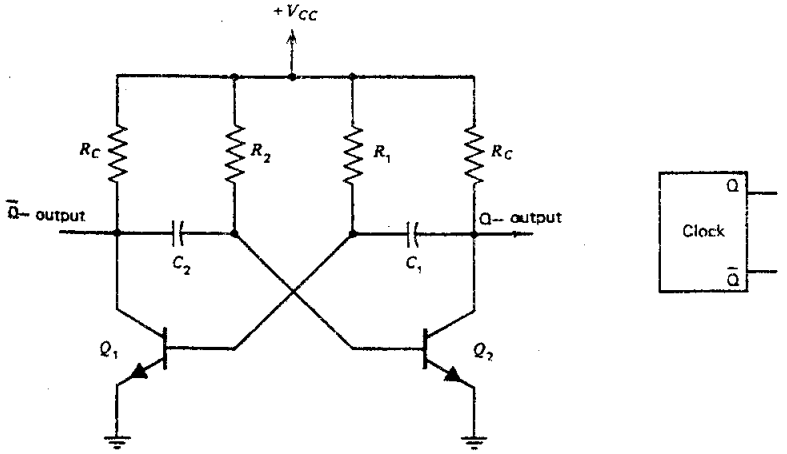
ดังนั้นเขียนรูปคลื่นของเอาท์พุทได้ดังนี้



รูป 7.18 รูปคลื่นคำตอบของตัวอย่าง 7.2

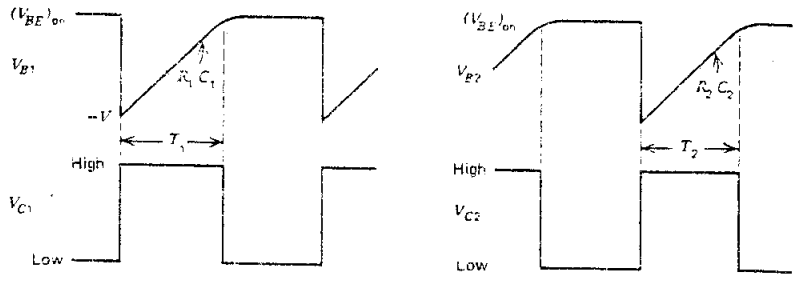
7.6 อะสเตเบิลมัลติไวเบรเตอร์และการคำนวณสัญญาณพัลส์
Astable Multivibrator

วงจรอะสเตเบิลมัลติไวเบรเตอร์ไม่มีสถานะเสถียร วงจรจะออสซิลเลท (oscitlate) กลับไปกลับมาระหว่าง 2 สถานะ (คือเซ็ทและรีเซ็ท) ให้สัญญาณคล้อคสำหรับใช้จัดเวลาให้กับวงจรดิจิตอล รูป 7.19 เป็นวงจรอะสเตเบิลแบบหนึ่ง สังเกตว่ามีการต่อทแยงโดยตัวจุ จึงทำให้ไม่มีสถานะเสถียร



รูป 7.19 วงจรอะสเตเบิลมัลติไวเบรเตอร์สร้างจากทรานซิสเตอร์ และสัญลักษณ์ทางตรรก

เริ่มต้นพิจารณาทรานซิสเตอร์ Q_1 ทำงาน Q_2 ออฟ แรงดันเบสของทรานซิสเตอร์ Q_2 จะขึ้นสูงอย่างเอกซ์โปเนนเชียล (exponential) จากค่าลบใกล้ $-V_{CC}$ ถึง $+V_{CC}$ เมื่อแรงดันเบสสูงถึง $(+V_{BE})_{on}$ ทรานซิสเตอร์ Q_2 ก็จะทำงาน (turn on) ช่วงเวลาที่ Q_2 ออฟพิจารณาได้จากค่าของ R_2 และ C_2 เมื่อ Q_2 ทำงาน แรงดันคอลเล็กเตอร์จะลดลงจาก $+V_{CC}$ ถึงใกล้ 0 โวลต์ แรงดันที่เบสของ Q_1 ตกจาก $(V_{BE})_{on}$ ด้วยค่าประมาณ V_{CC} โวลต์ ดังนั้น Q_1 จึงออฟ ช่วงเวลาที่ Q_1 ออฟคิดได้จาก R_1, และ C_1 หลังจากที่แรงดันเบสของ Q_1 ขึ้นสูงถึง $(+V_{BE})_{on}$ ทรานซิสเตอร์ Q_1 จะทำงาน Q_2 ก็จะออฟ สถานการณ์จะดำเนินซ้ำอยู่เช่นนี้ตลอดตราบเท่าที่มีการป้อนแรงดัน $+V_{CC}$ รูป 7.20 แสดงรูปคลื่นเบส คอลเล็กเตอร์ เพื่อเป็นตัวอย่างการทำงานของอะสเตเบิล



รูป 7.20 รูปคลื่นเบสและคอลเล็กเตอร์ของวงจรอะสเตเบิล

ความถี่ของวงจรอะสเตเบิล สามารถคำนวณได้ดังนี้

$$f = \frac{1}{T_1 + T_2} = \frac{1}{0.7R_1C_1 + 0.7R_2C_2}$$

$$f = \frac{1.4}{R_1C_1 + R_2C_2}$$

ถ้าตัวต้านทานและตัวจุที่ใช้มีค่าเท่ากัน $\rightarrow (R_1 = R_2,\ C_1 = C_2)$ ความถี่ของคล้อคที่ได้คือ

$$f = \frac{1}{2T} = \frac{1}{2(0.7)\,RC} = \frac{1}{1.4\,RC}$$

$$f = \frac{0.7}{RC}$$

ตัวอย่าง 7.3 วงจรอะสเตเบิลมีค่า $R_1 = R_2 = 10\ k\Omega,\ C_1 = C_2 = 120\ pF$ จงคำนวณความถี่ของออสซิลเลเตอร์คล้อค

วิธีทำ $\because\ f = \frac{0.7}{RC}$

$$= \frac{0.7}{(10 \times 10^3)\ (120 \times 10^{-12})} = 0.584 \times 10^6$$

$$= 584\ \text{kHz}$$ **ตอบ**

วงจรคล้อคในรูป 7.19 ต้องเลือกทรานซิสเตอร์ ค่า R_1, R_2, R_C เพื่อให้แน่ใจว่าทรานซิสเตอร์อิ่มตัว (saturate) ค่า β ของทรานซิสเตอร์ต้องเป็นดังนี้ (เมื่อ $R_1 = R_2$)

$$\beta > \frac{R_1}{R_C}$$

ตัวอย่าง 7.4 จงหาค่าน้อยที่สุดของ R_C ที่ใช้ได้ ถ้า R_1 เป็น 100 k Ω β อยู่ระหว่าง 80 ถึง 150

วิธีทำ จากความสัมพันธ์ $\beta > \frac{R_1}{R_C}$

ค่าน้อยที่สุดของ R_C ต้องเลือกค่า $\beta = 80$ มาคิด

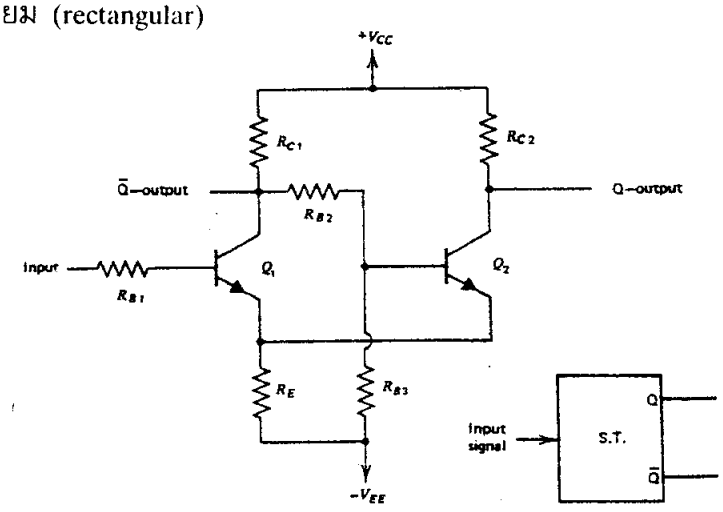
ดังนั้น $$R_C = \frac{R_1}{\beta}$$

$$= \frac{100 \times 10^3}{80}$$

$$= 1.25 \text{ k}\Omega$$ **ตอบ**

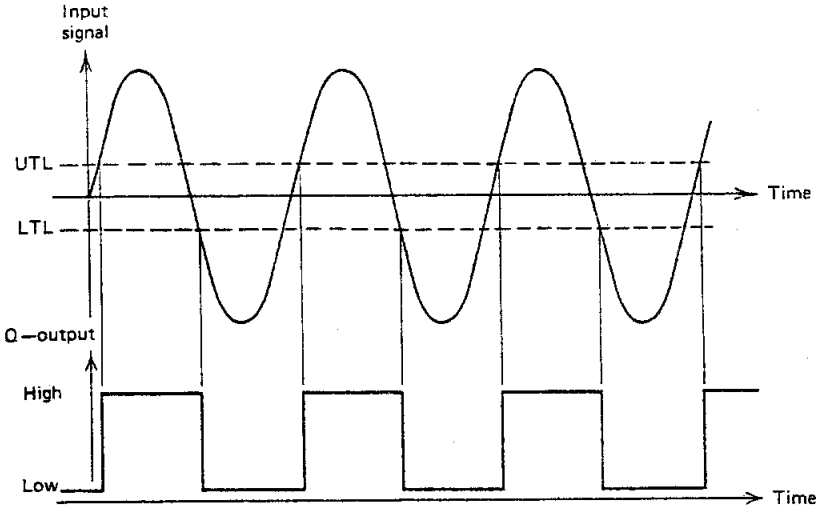
7.7 วงจรชมิตต์ทริกเกอร์
Schmitt Trigger Circuit

ชมิตต์ทริกเกอร์ใช้เพื่อวัตถุประสงค์ในการสร้างรูปคลื่น วงจรนี้มีสถานะ 2 สถานะตรงข้ามกัน เช่นเดียวกับวงจรมัลติไวเบรเตอร์ทั้งหลาย สัญญาณทริกเกอร์สำหรับวงจรชมิตต์ทริกเกอร์มิใช่พัลส์แต่เป็นแรงดันแบบไฟฟ้ากระแสสลับ ซึ่งมีการเปลี่ยนแปลงอย่างช้า ๆ ชมิตต์ทริกเกอร์เป็นวงจรไวต่อระดับสัญญาณ (level sensitive) จะสวิตช์สถานะเอาท์พุทที่ระดับของทริกเกอร์ 2 ค่า คือ ระดับทริกเกอร์ค่าต่ำ (lower trigger level : LTL) และระดับทริกเกอร์ค่าสูง (upper trigger level : UTL) วงจรทำงานด้วยสัญญาณอินพุทที่มีการเปลี่ยนแปลงอย่างช้า ๆ เช่น คลื่นรูปไซน์ (sinusoidal waveform) และให้เอาท์พุทเป็นแบบดิจิตอล เป็นระดับแรงดันที่เทียบเท่ากับตรรก 0 หรือตรรก 1 หรืออาจกล่าวอีกนัยหนึ่งว่าเอาท์พุทเป็นรูปคลื่นสี่เหลี่ยม (rectangular)



รูป 7.21 วงจรชมิตต์ทริกเกอร์ และสัญลักษณ์

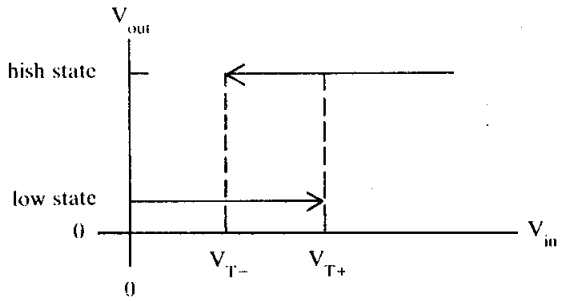
รูปคลื่นในรูป 7.22 เป็นตัวอย่างของเอาท์พุทจากชมิตต์ทริกเกอร์ซึ่งเป็นรูปคลื่นสี่เหลี่ยมจตุรัส (square wave) ในขณะที่อินพุทเป็นสัญญาณรูปไซน์ สังเกตว่าความถี่ของเอาท์พุทเป็นอย่างเดียวกับความถี่อินพุท แต่เอาท์พุทที่ได้มีขอบบวกและขอบลบตรงดิ่ง



รูป 7.22 รูปคลื่นของวงจรชมิตต์ทริกเกอร์

แรงดันเอาท์พุทของชมิตต์ทริกเกอร์มี 2 ค่า คือ สถานะต่ำ (low state) และสถานะสูง (high state) เมื่อเอาท์พุทอยู่ที่แรงดันสถานะต่ำจำเป็นต้องเพิ่มอินพุทให้มีค่ามากกว่า UTL (V_{T+}) เล็กน้อย เพื่อทำให้ชมิตต์ทริกเกอร์สวิตช์ไปสู่สถานะสูงและคงอยู่ที่ค่านี้จนกระทั่งอินพุทลดลงถึงค่าต่ำกว่า LTL (V_{T-}) เล็กน้อย เอาท์พุทก็จะสวิตช์กลับไปยังสถานะต่ำ เส้นประในรูป 7.23 แสดงอาการสวิตช์ดังกล่าว

ความแตกต่างระหว่างแรงดัน UTL (V_{T+}) และ LTL (V_{T-}) เรียกว่า ฮิสเทอรีซิส (hysteresis) เราอาจออกแบบวงจรเพื่อกำจัดฮิสเทอร์รีซิส แต่พบว่าฮิสเทอรีซิสจำนวนเล็กน้อยทำให้แน่ใจว่าเกิดอาการสวิตช์อย่างรวดเร็วในเรนจ์อุณหภูมิกว้าง ฮิสเทอรีซิสยังมีประโยชน์ เช่น อาจใช้เพื่อคุ้มกันสัญญาณรบกวนในกรณีเฉพาะ [ตัวอย่างเช่นดิจิตอลโมเด็ม (modem)]



รูป 7.23 ฮิสเทอรีซิสของชมิตต์ทริกเกอร์

สรุป

วงจรมัลติไวเบรเตอร์ คือวงจรที่มีสถานะ 2 สถานะซึ่งตรงข้ามกัน แบ่งได้เป็นวงจรที่มีสถานะเสถียร 2 สถานะ (ฟลิบฟลอบ) มีสถานะเสถียร 1 สถานะ (ซิงเกิลช้อต) และไม่มีสถานะเสถียร (คล้อค)

ฟลิบฟลอบที่เป็นพื้นฐานคือ RS ฟลิบฟลอบ แต่มีสภาวะต้องห้ามอยู่ 2 สภาวะ เมื่ออินพุท R และ S เป็น 1 พร้อมกันโดยที่สถานะปัจจุบันเป็น 0 หรือ 1

D ฟลิบฟลอบ (Data หรือ Delay Flip-Flop) เหมาะในการถ่ายโอนข้อมูล ฟลิบฟลอบชนิดนี้หน่วงเวลาข้อมูลอินพุทในระยะเวลาของคล้อค

T ฟลิบฟลอบ (Trigger หรือ Toggle Flip-Flop) มีสมบัติในการเปลี่ยนสถานะของเอาท์พุทไปเป็นตรงข้ามทุกครั้งที่มีอินพุทเข้ามา จึงทำให้แบ่งครึ่งความถี่ของอินพุท

JK ฟลิบฟลอบอาจพิจารณาได้ว่าเป็นการรวมระหว่าง RS ฟลิบฟลอบ และ T ฟลิบฟลอบเข้าด้วยกัน เพราะ JK ฟลิบฟลอบสามารถแก้ปัญหาเงื่อนไขต้องห้ามของ RS ฟลิบฟลอบได้ โดยใน 2 เงื่อนไขนี้ JK ฟลิบฟลอบจะทำงานคล้าย T ฟลิบฟลอบคือเปลี่ยนเอาท์พุทไปเป็นสถานะตรงข้าม

การถ่ายโอนข้อมูลสู่อินพุทของฟลิบฟลอบอาจผิดจังหวะได้ ปัญหาแบบนี้แก้ไขได้โดยคล้อคฟลิบฟลอบ และมาสเตอร์-สเลฟฟลิบฟลอบ

วงจรซิงเกิลช้อตมีประโยชน์ในการดัดแปลงรูปร่างของสัญญาณอินพุท ทำให้กว้างขึ้นหรือแคบลง หรือกำจัดพัลส์ช่วงที่ไม่ต้องการทิ้งไป

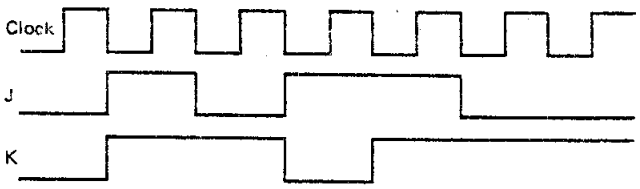
วงจรคล้อคใช้ในระบบดิจิตอลเพื่อจัดจังหวะเวลาให้วงจร ซิงโครไนซ์ (synchronize) ระบบดิจิตอล

ชมิตต์ทริกเกอร์ให้เอาท์พุทเป็นรูปคลื่นสี่เหลี่ยมโดยมีระดับของสัญญาณ 2 ค่า เป็นวงจรเปรียบเทียบแรงดัน ทำหน้าที่ตรวจสอบแรงดันที่เกินค่ากำหนด เปลี่ยนรูปคลื่นอินพุทซึ่งอาจเป็นรูปไซน์ สามเหลี่ยมหรือฟันเลื่อยให้เป็นคลื่นรูปสี่เหลี่ยม

แบบฝึกหัด

7.1 จงวาดรูปคลื่นแสดงคล้อค อินพุท และเอาท์พุทเปรียบเทียบกันของ D ฟลิบฟลอบ

7.2 จงวาดรูปคลื่นเอาท์พุทของ JK ฟลิบฟลอบ สำหรับอินพุทดังรูป 7.24



รูป 7.24 รูปคลื่นสำหรับโจทย์ ข้อ 7.2

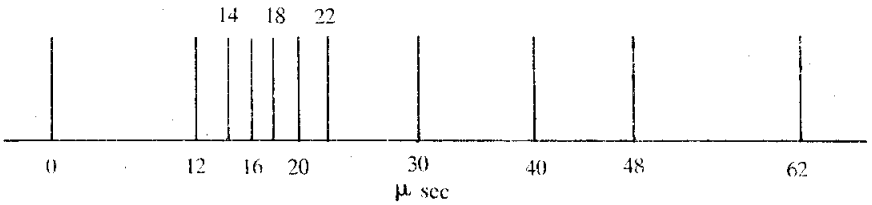
7.3 จงอธิบายหลักการทำงานของฟลิบฟลอบ

7.4 จงอธิบายคล้อคฟลิบฟลอบ

7.5 จงอธิบายการแบ่งครึ่งความถี่ของ T ฟลิบฟลอบ

7.6 จงหาความถี่เอาท์พุทเมื่อป้อนอินพุทความถี่ 8,192 Hz แก่วงจร T ฟลิบฟลอบ 6 ตัว

7.7 วงจรชิงเกิลช้อตให้พัลส์มีขนาด 5 μ sec ในแต่ละทริกเกอร์ จงวาดรูปเอาท์พุทของวงจรนี้เมื่ออินพุททริกเกอร์ ดังรูป 7.25



รูป 7.25 โจทย์ข้อ 7.7

7.8 วงจรอะสเตเบิลมีค่า $R_1 = 20\ k\Omega$, $R_2 = 10\ k\Omega$, $C_1 = 0.1\ \mu F$, $C_2 = 0.005\ \mu F$ จงหาความถี่ของคล้อค

7.9 จงวาดรูปเอาท์พุทจากวงจรชมิตต์ทริกเกอร์เปรียบเทียบกับอินพุทซึ่งเป็นคลื่นรูปฟันเลื่อยมีค่ายอด (peak value) 10 V เมื่อชมิตต์ทริกเกอร์มี LTL = 2V, UTL = 4V, สถานะต่ำ = 5V, สถานะสูง = 14V.