

## บทที่ ๑

### เทคโนโลยีหน่วยความจำชนิดสารกึ่งตัวนำ Semiconductor Memory Technology

#### เค้าโครง

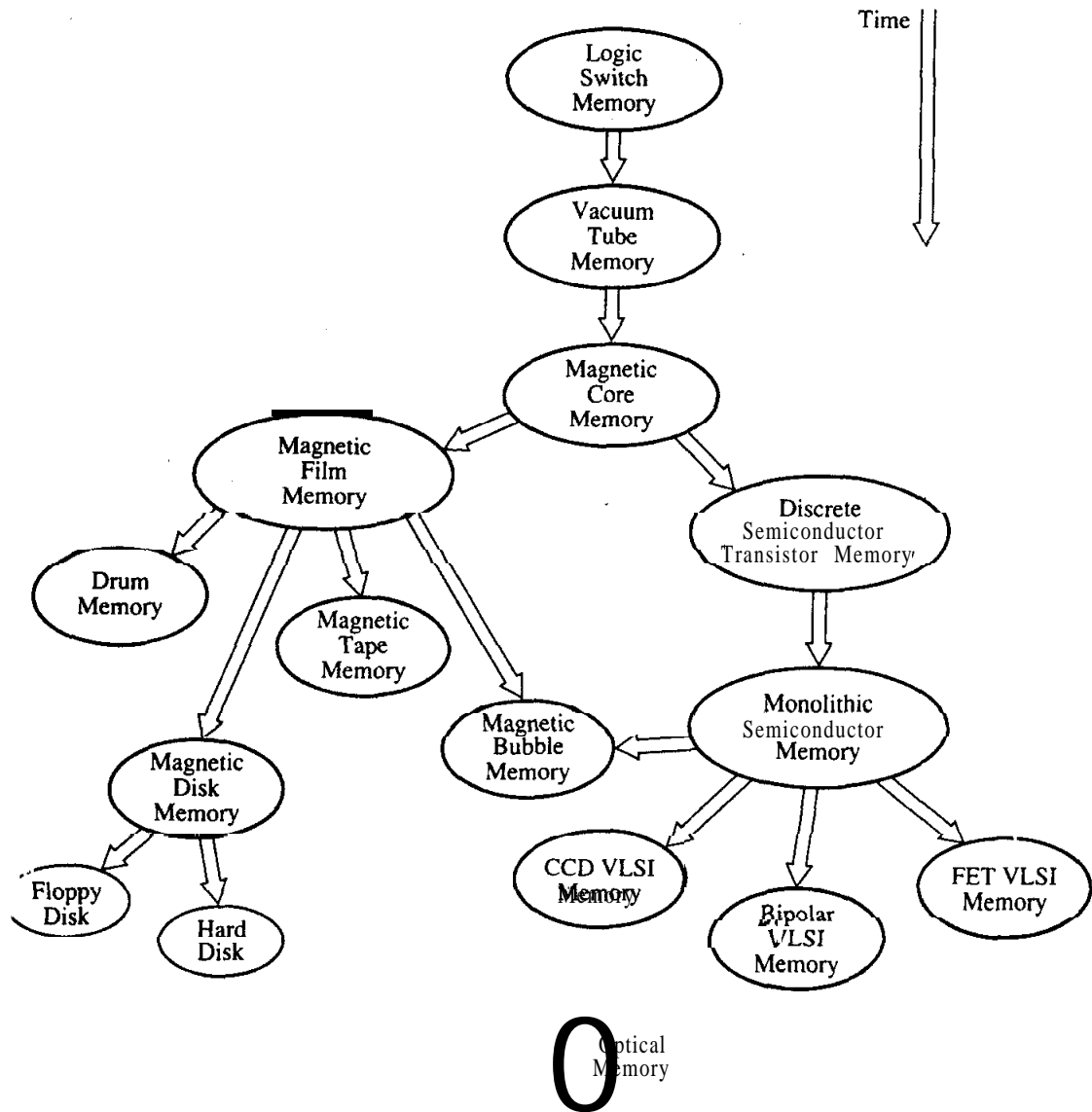
- ข้อมูลในหน่วยความจำ
- คุณลักษณะของหน่วยความจำ
- ความจุและโครงสร้างหน่วยความจำ
- ชนิดของหน่วยความจำและเทคโนโลยี

### 9.1 Information Storage

ดิจิทัลคอมพิวเตอร์จะต้องทำงานการคำนวณด้วยความรวดเร็ว ในงานการประมวลผลและการเสนอผลลัพธ์ รูปแบบการทำงานจะใช้หลักการคำนวณเลขฐานสอง และสามารถจัดเก็บข้อมูลให้อยู่ในรูปของไบนารี

#### 9.1.1 วิวัฒนาการของเทคโนโลยีหน่วยความจำ

เทคโนโลยีของหน่วยความจำได้มีการพัฒนาอย่างรวดเร็วเริ่มต้นตั้งแต่ปี 1940 เป็นยุคอิเล็กทรอนิกส์คอมพิวเตอร์ของแรกคือยุคหลอดสุญญากาศ ในปี 1950 ข้อมูลที่อยู่ในรูปของบิตจัดเก็บไว้ในเทคโนโลยีทรานซิสเตอร์ เทคโนโลยีวงแหวนแม่เหล็ก และเทปแม่เหล็ก ในปี 1960 ได้มีนักประดิษฐ์ประดิษฐ์หน่วยความจำในการจัดเก็บข้อมูลโดยการใช้ประจุไฟฟ้าในวงจรถานซิสเตอร์ สามารถจัดเก็บข้อมูลได้เป็นอย่างดี และจัดการให้อยู่ในรูปของแพคเกจขนาดเล็ก มีขนาดครึ่งตารางนิ้ว ในปี 1970 หน่วยความจำ Monolithic memory chip ได้พัฒนาขึ้นให้มีขีดความสามารถสูงขึ้น ในปี 1978 ชิปของหน่วยความจำมีความจุ 64000 bit per second (64Kbit) ทุกวันนี้ความจุมีสูงถึง 16 MB ต่อชิพ



รูปที่ 9.1 การพัฒนาเทคโนโลยีหน่วยความจำ

## 9.2 คุณลักษณะของหน่วยความจำ

วิธีการกำหนดมาตรฐานความแตกต่างระหว่างหน่วยความจำเราจะปบ่งตามคุณลักษณะของหน่วยความจำ หน่วยความจำชนิดสารกึ่งตัวนำ จัดเก็บข้อมูลในรูปของไบนารี การแบ่งกลุ่มตามคุณลักษณะออกเป็น 4 กลุ่มคือ Volatile , Non Volatile , Dynamic , Static.

### 9.2.1 Volatile and Non-Volatile Memories

หน่วยความจำสารกึ่งตัวนำที่จัดเก็บข้อมูล ข้อมูลจะสูญหายได้ก็ต่อเมื่อไม่มีกระแสไฟฟ้า เราเรียกว่า Volatile memories วงจรทรานซิสเตอร์ภายในจะทำการจัดเก็บข้อมูลก็จะต้องมีการจ่ายกระแสไฟฟ้าให้กับวงจรในขณะทำงาน วงจรชนิดนี้จะอ้างถึง Active storage แต่ถ้ากระแสไฟฟ้าของหน่วยความจำชนิด Volatile ไม่มีการจ่ายกระแสไฟฟ้า ข้อมูลที่อยู่ในหน่วยความจำก็จะหายไป เพราะฉะนั้นหน่วยความจำชนิด Volatile จะเป็นหน่วยความจำที่ออกแบบมาใช้งานชั่วคราว

Non Volatile memories เป็นหน่วยความจำที่สามารถจำข้อมูลได้ตลอดถึงแม้ว่าจะไม่มีการจ่ายกระแสไฟฟ้าก็ตาม บางถึงเราเรียกว่า Passive Storage หน่วยความจำชนิดนี้เหมาะสมที่จะใช้เก็บข้อมูลได้อย่างถาวร ฉะนั้นซอฟต์แวร์ระบบต่างๆจะต้องจัดเก็บไว้ในหน่วยความจำชนิดนี้ สำหรับการทำงานของคอมพิวเตอร์ในระยะแรกก่อนการทำงาน หลังจากนั้นคอมพิวเตอร์ก็จะทำการ Boot Up

### 9.2.2 Static and Dynamic memories

หน่วยความจำสารกึ่งตัวนำ ที่มีความแตกต่างตามลักษณะการทำงาน 2 แบบ คือ Dynamic และ Static

Dynamic memories คืออุปกรณ์หน่วยความจำที่ต้องการเวลาในรีเฟรชการจัดเก็บข้อมูล คำว่า Refresh คือ คือการจัดเก็บข้อมูลไบนารีซ้ำลงในตำแหน่งของหน่วยความจำ วงจรภายในหน่วยความจำชนิดไดนามิกจะใช้วงจรของคาร์ปาซิเตอร์ในการชาร์จประจุ

Static memories คือการออกแบบการจัดเก็บข้อมูลไบนารีโดยไม่จำเป็นต้องอาศัยการรีเฟรช

### 9.3 Memory Capacity AND Concepts

#### 9.3.1 Memory Capacity

Capacity ของอุปกรณ์หน่วยความจำ คือจำนวนข้อมูลที่สามารถจัดเก็บได้ เช่น ฟลอปปีดิสก์ขนาด 3.5 นิ้ว จะมีความจุ 1.44 KB หน่วยความจำสารกึ่งตัวนำจะมีความจุอยู่ในช่วง 256 bit ถึง 16 MB ดูจากตาราง 9.1 แสดงหน่วยของความจุ

ตาราง 9.1 หน่วยของหน่วยความจำสารกึ่งตัวนำ

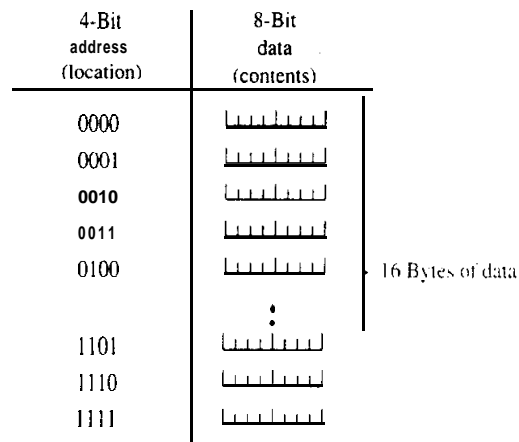
| Unit | Term           | Capacity (bits)      |
|------|----------------|----------------------|
| b    | bit            | 1                    |
| B    | Byte           | 8                    |
| Kb   | <b>Kilobit</b> | 1,024                |
| KB   | Kilobyte       | 8,096                |
| Mb   | Megabit        | <b>1,048,580</b>     |
| M B  | Megabyte       | <b>8,388,640</b>     |
| Gb   | Gigabit        | <b>1,073,745,920</b> |
| G B  | Gigabyte       | <b>8,589,967,360</b> |

ตาราง 9.2 ความจุของสารกึ่งตัวนำชนิด ไอซี

| Memory IC     | Power of 2 | Capacity (bits)  |
|---------------|------------|------------------|
| 1 Kb          | $2^{10}$   | 1,024            |
| 2 Kb          | $2^{11}$   | 2,048            |
| <b>16 Kb</b>  | $2^{14}$   | <b>16,384</b>    |
| 64 Kb         | $2^{16}$   | 65,536           |
| <b>256 Kb</b> | $2^{18}$   | <b>262,144</b>   |
| 1 Mb          | $2^{20}$   | 1,048,580        |
| <b>4 Mb</b>   | $2^{22}$   | <b>4,194,300</b> |
| 16 Mb         | $2^{24}$   | 16,777,216       |

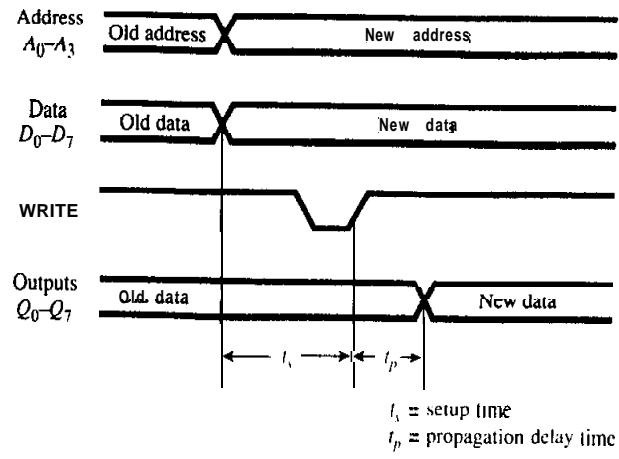
### 9.3.2 Memory Concepts

การประยุกต์ใช้งานของหน่วยความจำในการจัดเก็บข้อมูล สมมติเป็นข้อมูลในรูปของสถานะต่างๆของระบบดิจิทัล 8 สถานะ และมีการกำหนดแอดเดรส 4 บิตสามารถกำหนดแอดเดรสได้ 16 แอดเดรสคือ 0000 - 1111 ในแต่ละแอดเดรสจะมีข้อมูลขนาด 8 บิตหรือเรียกว่า 1 ไบต์ แสดงในรูปที่ 9.2

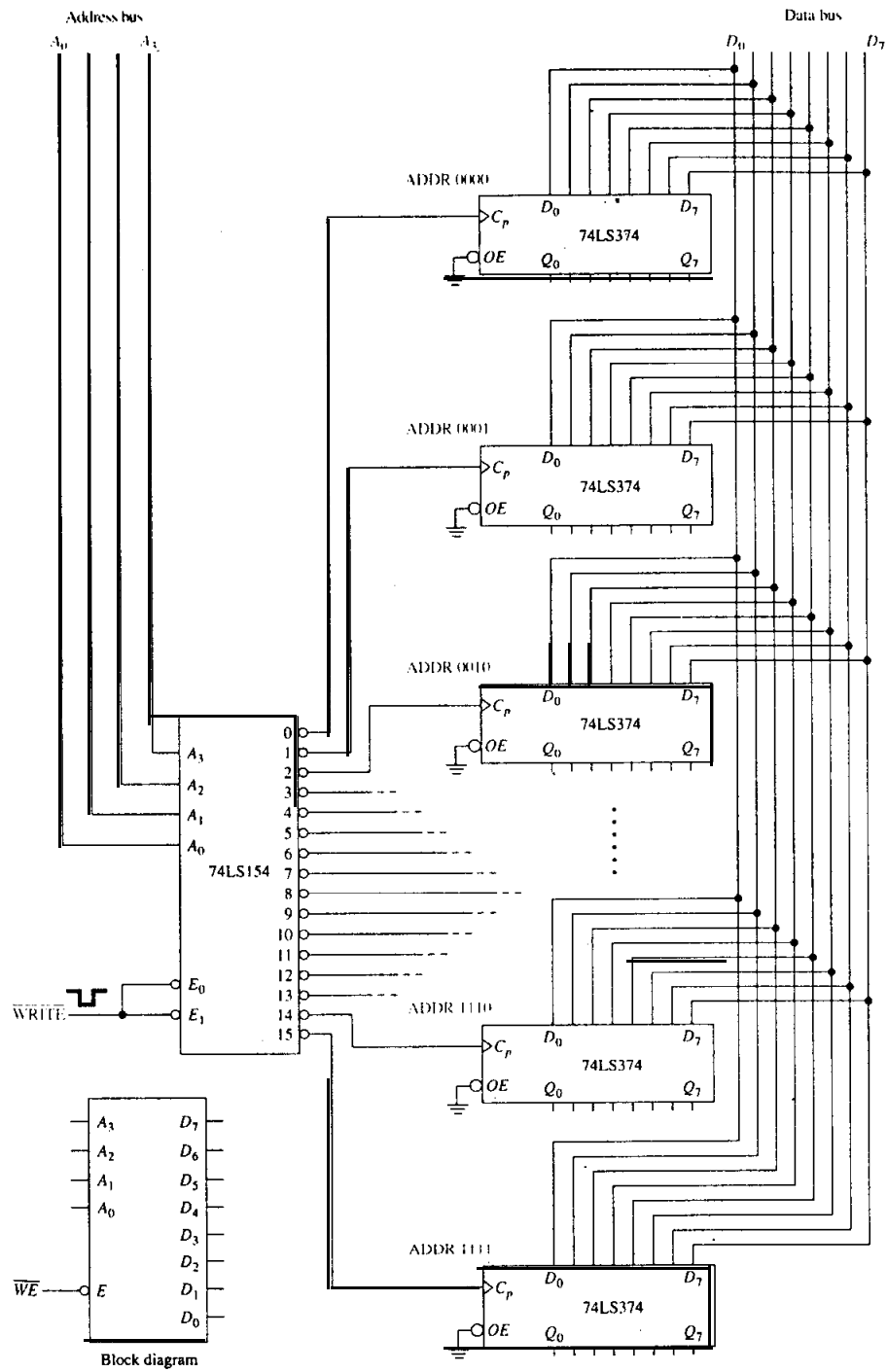


รูปที่ 9.2 การแดงแอดเดรสและข้อมูลในหน่วยความจำ

ระบบหน่วยความจำชนิดไอซี เราจะใช้ฟลิปฟลอป 8 บิต 16 ตัวในการจัดเก็บข้อมูลขนาด 16 ไบต์ แอดเดรสขนาด 4 บิต ใช้ Address Decoder ชนิด 4 : 16 line ในการถอดรหัสแอดเดรสขนาด 4 บิต เมื่อชิพหน่วยความจำจะทำงานได้ในสถานะ Active Low เพื่อเลือกเพียง 1 แอดเดรสใน 16 แอดเดรส ตามรูปที่ 9.3



รูปที่ 9.3 เวลาที่ใช้ในการเขียนข้อมูลของหน่วยความจำ



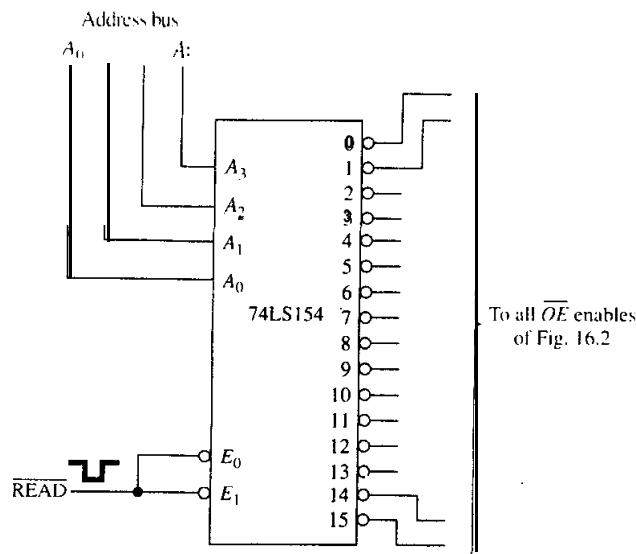
รูปที่ 9.4 วงจรหน่วยความจำขนาด 16 ไบต์

ชิพไอซี 74LS374s ใช้ D ฟลิปฟลอป 8 ตัวในการจัดเก็บข้อมูลและ Tri state outputs ในการจัดเก็บข้อมูลขนาด 8 บิต คือ D0 – D7 เป็นอินพุต การบันทึกข้อมูลจะทำงานก็ต่อเมื่อ สัญญาณ Cp เปลี่ยนค่าจาก Low เป็น High ข้อมูลจะถูกจัดเก็บใน Q0 – Q7 โดยขาคควบคุม การส่งข้อมูลไปยังเอาต์พุตคือ Output Enable (OE) จะมีค่าเป็น Low

การเลือกแอดเดรสจาก 1 ใน 16 แอดเดรส ของแอดเดรสขนาด 4 บิต คือ อินพุตของ ชิพ 74 LS154 (4 to 16 Line Decoder) ซึ่งเอาต์พุต 1 ใน 16 จะมีค่า Low เมื่อสัญญาณ Enable อินพุตจะ Write เป็นค่า Low

ท่านสามารถมองเห็นเวลา ในการกำหนดแอดเดรสบัส และบัสข้อมูล และสัญญาณ Write ทำงาน ไดอะแกรมเวลาสามารถทำให้ท่านเข้าใจการทำงานของหน่วยความจำ แสดง ในรูปที่ 9.3

จากรูปที่ 9.3 แอดเดรสของ Data lines จะต้องเซตเวลา (Ts) ก่อนที่ขอบสัญญาณ นาฬิกาจะเปลี่ยนค่าจาก Low to High ของสัญญาณ Write ส่วนการทำงานของ Word อื่นๆ แอดเดรสและบัสข้อมูลจะต้องมีค่าที่แน่นอนก่อน (Valid) ในช่วงเวลา Ts ก่อน ที่สัญญาณจะ เปลี่ยนจาก Low to High ของสัญญาณ Write สำหรับ 74 LS 154 D Flip Flop



รูปที่ 9.5 การใช้วงจรถอดรหัสแอดเดรส



#### 9.4 Static RAMs

หน่วยความจำหลักของคอมพิวเตอร์ที่เรียกว่า RAM (Random Access Memory) หรือเรารู้จักกันในนาม Read/Write Memory เป็นหน่วยความจำชั่วคราวที่ใช้ในการเก็บข้อมูลและคำสั่งในระบบไมโครโปรเซสเซอร์ คำว่า Random Access หมายถึงผู้ใช้สามารถอ่านเขียนข้อมูลได้ทุกตำแหน่งภายในอุปกรณ์หน่วยความจำแบบสุ่ม

ประเภทของหน่วยความจำชนิด RAM แบ่งออกเป็น 2 ประเภทคือ Static และ Dynamic . Static RAM หรือ SRAM ใช้ฟลิปฟล็อปเป็นพื้นฐานในการจัดเก็บข้อมูล ส่วน Dynamic RAM หรือ DRAM โครงสร้างพื้นฐานภายในเป็นคาปาซิเตอร์ในการจัดเก็บข้อมูลจะต้องมีการรีเฟรชให้ข้อมูลคงสภาพอยู่

The 2147H Static MOS RAM

2147H คือ หน่วยความจำชนิด Static RAM ที่นิยมใช้กันมากโดยใช้เทคโนโลยี MOS หน่วยความจำเบอร์ 2147H มีความจุ 4096 (4K) ตำแหน่ง แต่ละตำแหน่งมีข้อมูลขนาด 1 บิต โครงสร้างเราเรียกว่า 4096x1

การพัฒนาหน่วยความจำที่มีแอดเดรส 4096 ตำแหน่ง ในแต่ละตำแหน่งจะมี 12 บิต ตำแหน่งของหน่วยความจำอาจจัดเป็นอะเรย์ได้ 64x64 อะเรย์คือ A0 – A5 กำหนดเป็น Row address ส่วนแอดเดรส A6-A11 กำหนดเป็นคอลัมน์แอดเดรส ดูรายละเอียดจาก Data sheet ใน รูปที่ 10.6 แสดงรายละเอียดของหน่วยความจำชนิด Static RAM เบอร์ 2147H ฟลิปฟล็อปที่ใช้เป็น D Flip Flop

ในช่วงของการทำงานในการเขียนข้อมูลในหน่วยความจำ สัญญาณ D10 จะส่งสัญญาณผ่าน Tri-state buffer สัญญาณ Chip select (CS) จะต้องมีค่า Low และสัญญาณ Write enable (WE) จะมีค่า Low ส่วนในช่วงของการอ่านข้อมูลจากหน่วยความจำ สัญญาณ D out จะรับข้อมูลจาก Tri state buffer สัญญาณ Chip select จะต้องมีค่า Low และสัญญาณ Write enable ที่ค่า High ซึ่งเป็นการทำงานในสถานะการอ่านข้อมูลของหน่วยความจำ แสดงในรูปที่ 9.7



## 2147H HIGH SPEED 4096 x 1 BIT STATIC RAM

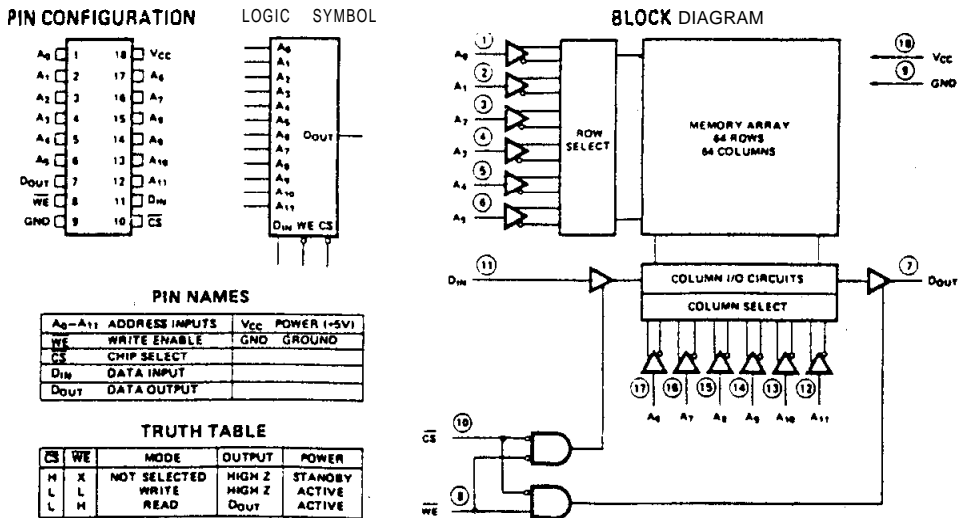
|                           | 2147H-1 | 2147H.2 | 2147H.3 | 2147tiL.3 | 2147H | 2147HL |
|---------------------------|---------|---------|---------|-----------|-------|--------|
| Max. Access Time (ns)     | 35      | 45      | 55      | 55        | 70    | 70     |
| Max. Active Current (mA)  | 180     | 180     | 1.90    | 125       | 160   | 140    |
| Max. Standby Current (mA) | 30      | 30      | 30      | 15        | 20    | 10     |

- . Pinout, Function, and Power Compatible to Industry Standard 2147
- . HMOS II Technology
- . Completely Static Memory-No Clock or Timing Strobe Required
- . Equal Access and Cycle Times
- . Single +5V Supply
- 0.8-2.0V Output Timing Reference Levels
- . Direct Performance Upgrade for 2147
- . Automatic Power-Down
- High Density 18-Pin Package
- . Directly TTL Compatible-All Inputs and Output
- Separate Data Input and Output
- Three-State Output

The Intel® 2147H is a 4096-bit static Random Access Memory organized as 4096 words by 1-bit using HMOS-II, Intel's next generation high-performance MOS technology. It uses a uniquely innovative design approach which provides the ease-of-use features associated with non-clocked static memories and the reduced standby power dissipation associated with clocked static memories. To the user this means low standby power dissipation without the need for clocks, address setup and hold times, nor reduced data rates due to cycle times that are longer than access times.

$\overline{CS}$  controls the power-down feature. In less than a cycle time after  $\overline{CS}$  goes high—deselecting the 2147H—the part automatically reduces its power requirements and remains in this low power standby mode as long as  $\overline{CS}$  remains high. This device feature results in system power savings as great as 85% in larger systems, where the majority of devices are deselected.

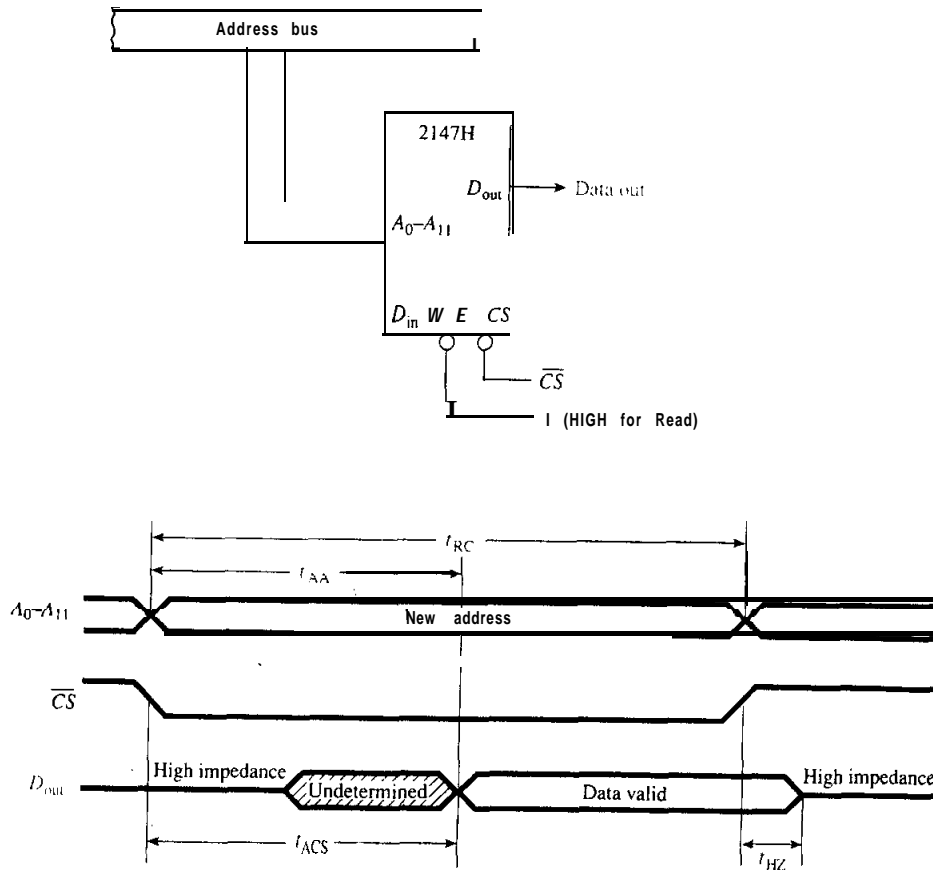
The 2147H is placed in an 18-pin package configured with the industry standard 2147 pinout. It is directly TTL compatible in all respects: inputs, output, and a single +5V supply. The data is read out nondestructively and has the same polarity as the input data. A data input and a separate three-state output are used.



Team

### รูปที่ 9.6 2147H 4Kx1 Static RAM

READ Operations การเชื่อมต่อวงจรของหน่วยความจำชิพ 2147H ในการอ่านข้อมูลตามรูปที่ 10.7 มีแอดเดรสจำนวน 12 แอดเดรสทำหน้าที่ในการกำหนดแอดเดรสของหน่วยความจำ สัญญาณอินพุต WE จะมีค่า High เพื่อให้มีการอ่านข้อมูล

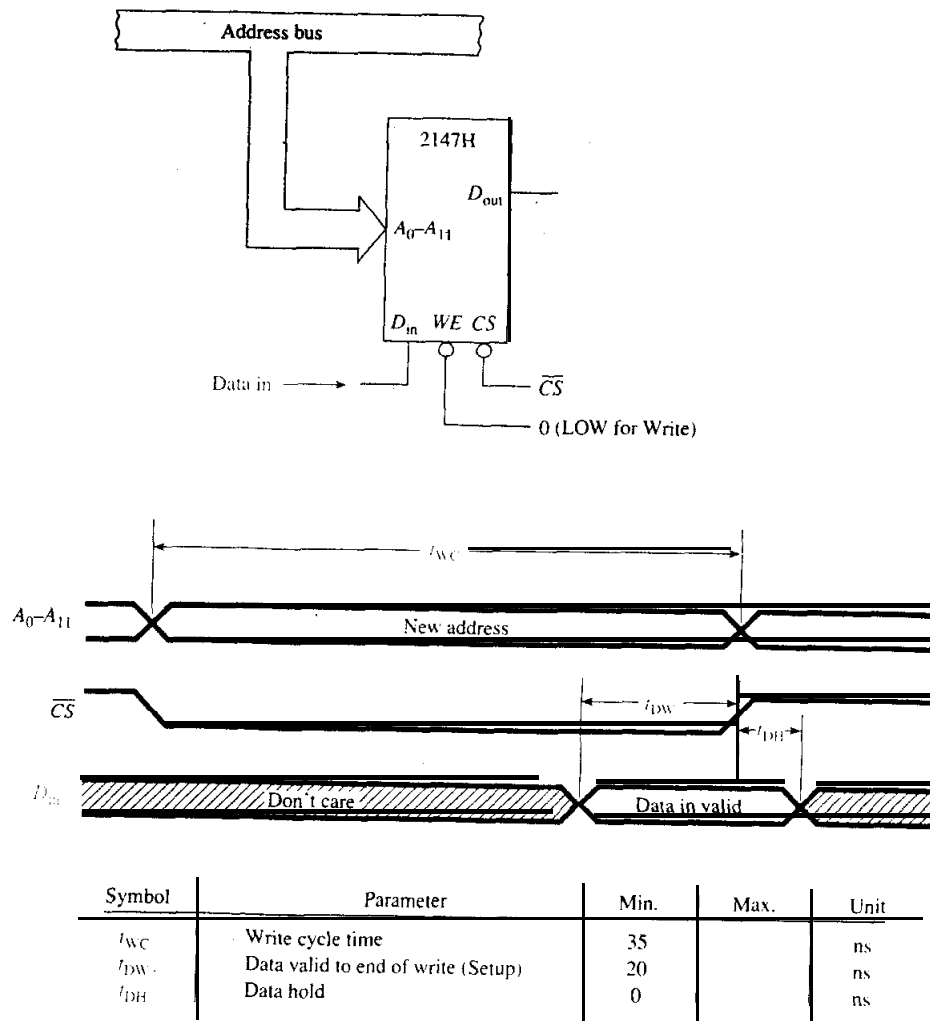


| Symbol    | Parameter                      | Min. | Max. | Unit |
|-----------|--------------------------------|------|------|------|
| $t_{RC}$  | Read cycle time                | 35   |      | ns   |
| $t_{AA}$  | Address access time            |      | 35   | ns   |
| $t_{ACS}$ | Chip select access time        |      | 35   | ns   |
| $t_{HZ}$  | Chip deselection to high-Z out | 0    | 30   | ns   |

(a)

รูปที่ 9.7 2147H Static RAM timing waveform a) READ Cycle

การทำงานในการเขียนข้อมูลแสดงในรูปที่ 9.8

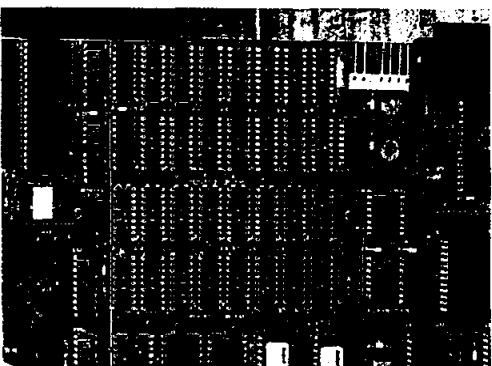
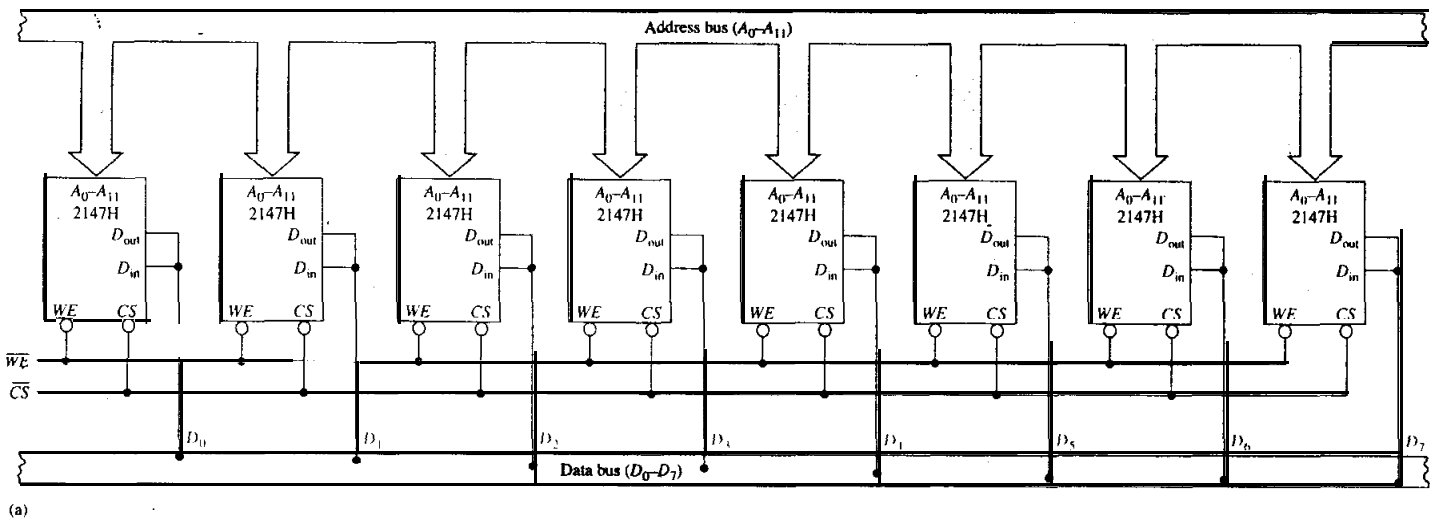


(b)

รูปที่ 9.8 Write Cycle ของชิพ 2147H

การขยายหน่วยความจำ เนื่องจากในแต่ละตำแหน่งของหน่วยความจำ 2147H มีแอดเดรสละ 1 บิต แต่ถ้าในระบบคอมพิวเตอร์ต้องการแอดเดรสละ 8 บิต เราจะต้องใช้ชิพไอซี 2147H 8 ตัวมาต่อขนานกันดังแสดงในรูปที่ 9.9

រូបភាព 9.9 Memory Expansion





## 2118 FAMILY 18,384 x 1 BIT DYNAMIC RAM

|                                     | 2118-10     | 2113-12    | 2113-16    |
|-------------------------------------|-------------|------------|------------|
| <b>Maximum Access Time (ns)</b>     | <b>100</b>  | <b>120</b> | <b>150</b> |
| <b>Read, Write Cycle (ns)</b>       | <b>23.5</b> | <b>270</b> | <b>320</b> |
| <b>Read-Modify-Write Cycle (ns)</b> | <b>233</b>  | <b>320</b> | <b>410</b> |

- Single +5V Supply, ±10% Tolerance
- HMOS Technology
- Low Power: 150 mW Max. Operating  
11 mW Max. Standby
- Low  $V_{DD}$  Current Transients
- All Inputs, Including Clocks, TTL Compatible
- $\overline{CAS}$  Controlled Output is Three-State, TTL Compatible
- $\overline{RAS}$  Only Refresh
- 128 Refresh Cycles Required Every 2ms
- Page Mode and Hidden Refresh Capability
- Allows Negative Overshoot  $V_{IL}$  min = -2V

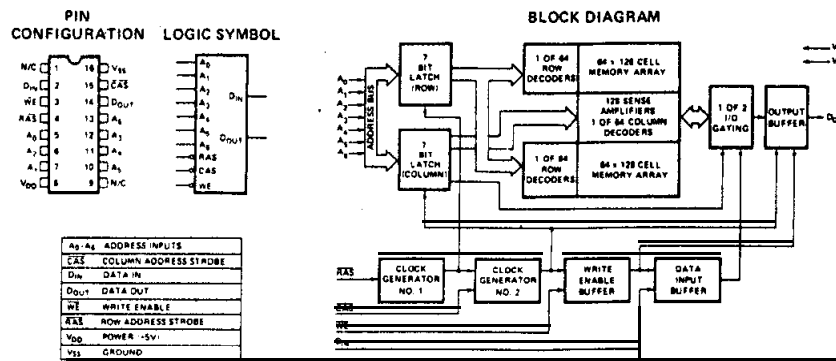
The Intel® 2118 is a 16,384 word by 1-bit Dynamic MOS RAM designed to operate from a single +5V power supply. The 2118 is fabricated using HMOS — a production proven process for high performance, high reliability, and high storage density.

The 2118 uses a single transistor dynamic storage cell and advanced dynamic circuitry to achieve high speed with low power dissipation. The circuit design minimizes the current transients typical of dynamic RAM operation. These low current transients contribute to the high noise immunity of the 2118 in a system environment.

Multiplexing the 14 address bits into the 7 address input pins allows the 2118 to be packaged in the industry standard 16-pin DIP. The two 7-bit address words are latched into the 2118 by the two TTL clocks, Row Address Strobe ( $\overline{RAS}$ ) and Column Address Strobe ( $\overline{CAS}$ ). Non-critical timing requirements for  $\overline{RAS}$  and  $\overline{CAS}$  allow use of the address multiplexing technique while maintaining high performance.

The 2118 three-state output is controlled by  $\overline{CAS}$ , independent of  $\overline{RAS}$ . After a valid read or read-modify-write cycle, data is latched on the output by holding  $\overline{CAS}$  low. The data out pin is returned to the high impedance state by returning  $\overline{CAS}$  to a high state. The 2118 hidden refresh feature allows  $\overline{CAS}$  to be held low to maintain latched data while  $\overline{RAS}$  is used to execute  $\overline{RAS}$ -only refresh cycles.

The single transistor storage cell requires refreshing for data retention. Refreshing is accomplished by performing  $\overline{RAS}$ -only refresh cycles, hidden refresh cycles, or normal read or write cycles on the 128 address combinations of  $A_0$  through  $A_6$  during a 2ms period. A write cycle will refresh stored data on all bits of the selected row except the bit which is addressed.



(a)

รูปที่ 9.11 The 2118 16K x 1 Dynamic RAM

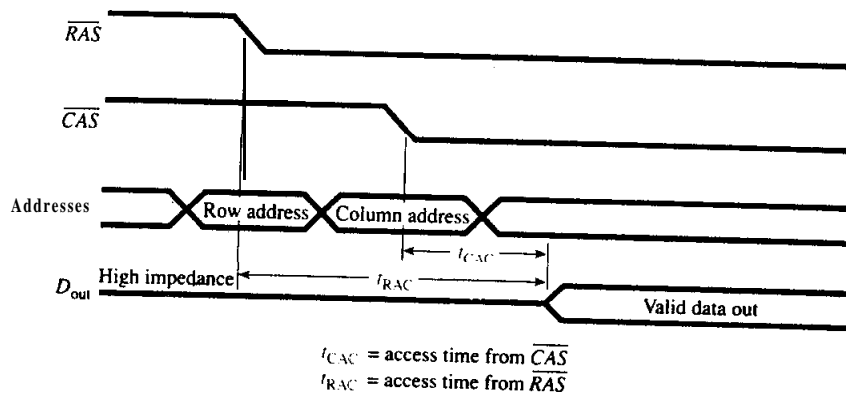
## 10.5 Dynamic RAMs

หน่วยความจำชนิด Dynamic RAM เป็นวงจรที่มีความยุ่งยากมากหน่วยความจำชนิด Static RAM แต่ราคาถูกกว่าเมื่อคิดต่อบิตและมีความหนาแน่นสูง การประยุกต์ใช้งานจะนำมาแทนที่หน่วยความจำชนิด Static RAM วงจรภายในจะใช้คาปาซิเตอร์มาแทนที่ฟลิปฟลอป และคาปาซิเตอร์ทั้งต้องการ recharge ทุก 2 ms เพื่อรักษาสภาพข้อมูลให้คงอยู่ เช่น 16K x 1 Dynamic RAM ของ Intel 2118 ดูรายละเอียดจากจากรูปที่ 9.10

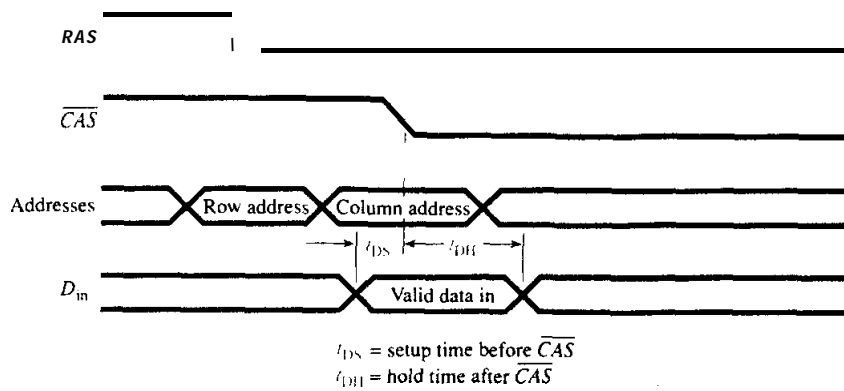
หน่วยความจำชนิดนี้มีแอดเดรสทั้งหมด 16384 แอดเดรสและมีแอดเดรสจำนวน 14 บิต ดูการทำงานในรูปที่ 10.11 a) แสดงแอดเดรส 7 บิต คือ A0 – A6 เนื่องจากเป็นหน่วยความจำขนาดใหญ่ แอดเดรสบิตจะแบ่งเป็น 2 กลุ่มกลุ่มละ 7 บิต แบ่งเป็น Row Address (RAS) และ Column Address (CAS)

การควบคุมอุปกรณ์จะต้องมีการกำหนดแอดเดรสที่แน่นอน 7 บิตของหน่วยความจำที่กำหนดในส่วนของ ROW คือ A0 –A6 และส่งสัญญาณแอดเดรสสโตรบ (Strobe) (RAS) เป็นค่า LOW ต่อไปการควบคุมก็จะกำหนดแอดเดรสอีก 7 บิต กำหนดในส่วนของ COLUMN ในแอดเดรส A0- A6 และส่งสัญญาณแอดเดรสสโตรบ (CAS) เป็นค่า LOW

สัญญาณ WE จะใช้โดยตรงของวัฏจักรการอ่านและการเขียนเหมือนกับหน่วยความจำชนิด Static RAM เมื่อ WE มีค่าเป็น LOW ข้อมูลจะถูกเขียนลงใน RAM ทาง Din แต่ถ้า WE มีค่าเป็น High ข้อมูลจะถูกอ่านจาก RAM ทาง D out



รูปที่ 9.12 a) Dynamic RAM Read cycle



รูปที่ 9.12 b) ต่อ Dynamic RAM Write cycle

Read Cycle Timing ( รูปที่ 9.12 a )

1. WE %I HIGH
2. A0 – A6 กำหนดเป็นค่า ROW ADDRESS และ RAS มีค่า LOW
3. A0 – A6 กำหนดเป็นค่า COLUMN ADDRESS และ CAS มีค่า LOW
4. หลังจากเวลาเข้าถึงข้อมูลค่าของ RAS และ CAS จะคงที่จนกว่า ข้อมูลไปที่ D<sub>out</sub> คงที่

Write Cycle Timing ( รูปที่ 9.12 b )

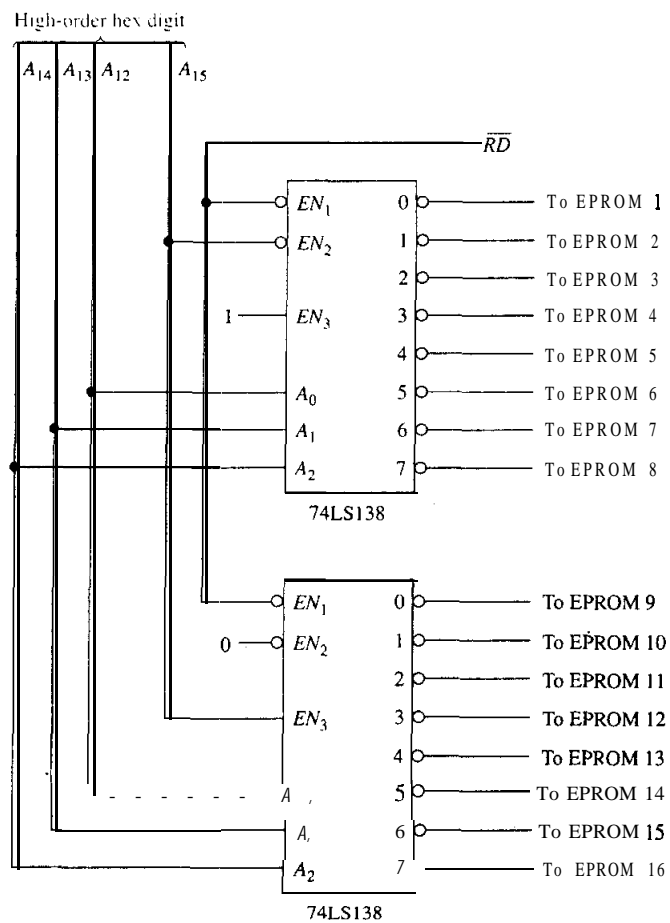
1. WE มีค่า LOW
2. AO-A6 กำหนดเป็นค่า ROW ADDRESS และ RAS มีค่า LOW
3. AO-A6 กำหนดเป็นค่า COLUMN ADDRESS และ CAS มีค่า LOW
4. ขณะที่เปลี่ยนค่าจาก HIGH to LOW ของขอบ CAS ระดับของ D<sub>in</sub> จะจัดเก็บข้อมูลที่กำหนดในแอดเดรสของ ROW และ COLUMN ค่าของ D<sub>in</sub> จะถูกเขียนก่อนเพื่อที่จะนำไปเก็บหลังจากขอบ HIGH to LOW ของ CAS ทำงานถูกต้อง



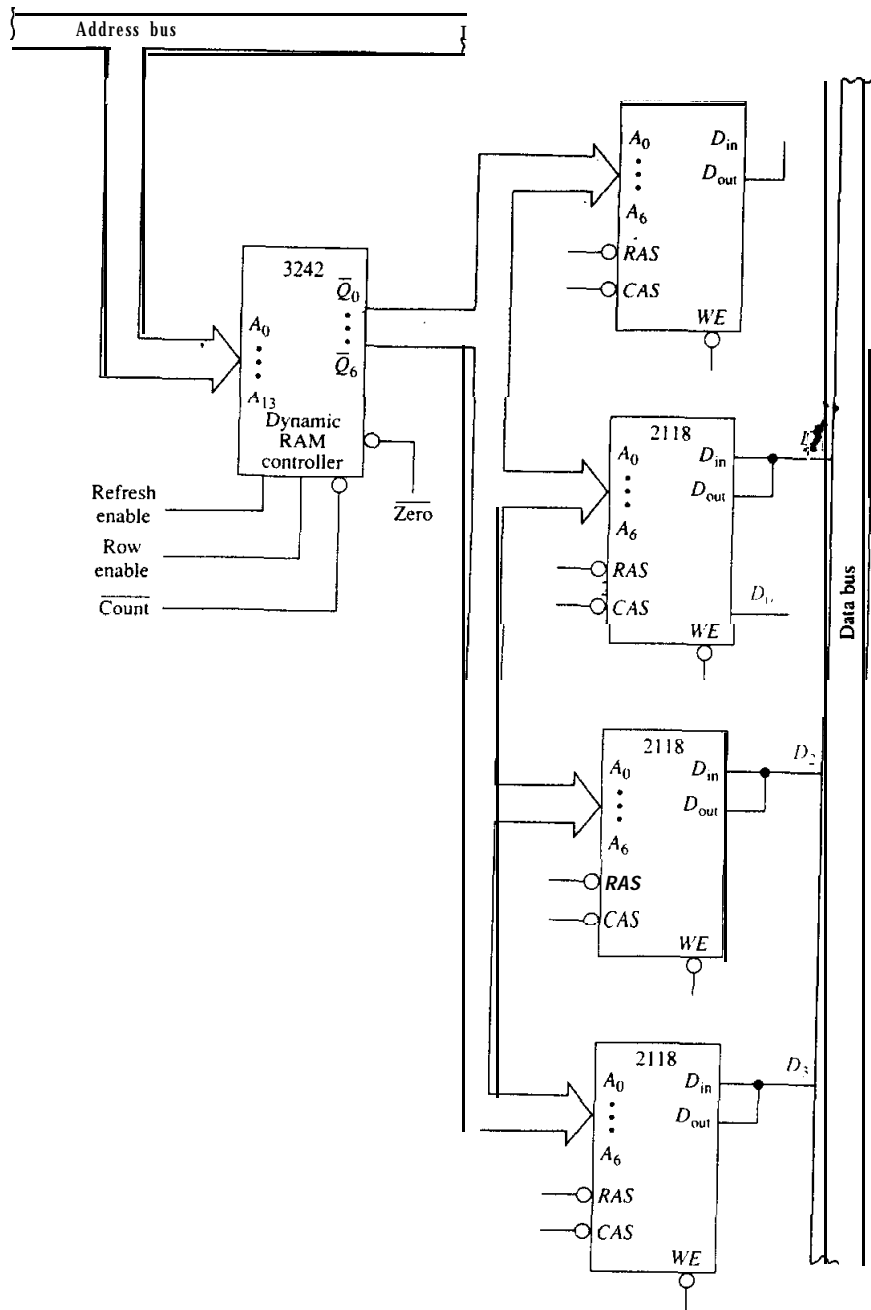
## Refresh Cycle Timing

ในแต่ละ ROW ของจำนวน 128 ROW ของไอซี 2118 จะต้องมีการรีเฟรช  
มีกระบวนการรีเฟรชเซลล์ของหน่วยความจำ 3 ทางคือ

1. READ CYCLE
2. WRITE CYCLE
3. RAS - Only Cycle



Expanding the memory of Figure 1613 to 64K bytes.

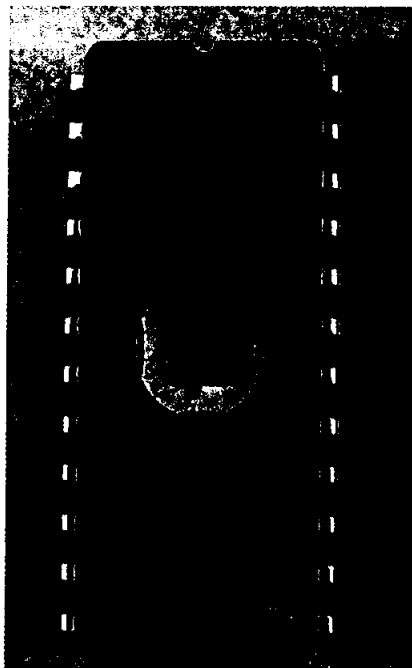


รูปที่ 9.13 3242 Address Multiplexer and refresh counter in 16K x 4 Dynamic RAM

## 9.5 READ ONLY MEMORIES

ROM คือหน่วยความจำชนิด IC ที่ใช้ในการจัดเก็บข้อมูลอย่างถาวร มีความสามารถในการเข้าถึงข้อมูลแบบสุ่มและเป็นชนิด NON\_VOLATILE หมายถึงข้อมูลที่ถูกจัดเก็บในหน่วยความจำชนิดนี้จะไม่มีการสูญหายเมื่อไม่มีการจ่ายกระแสไฟฟ้า ROM มีประโยชน์ในการใช้จัดเก็บระบบปฏิบัติการของคอมพิวเตอร์ ตัวแปลภาษา คอมพิวเตอร์ หรืองานประจำที่ใช้บ่อยๆ

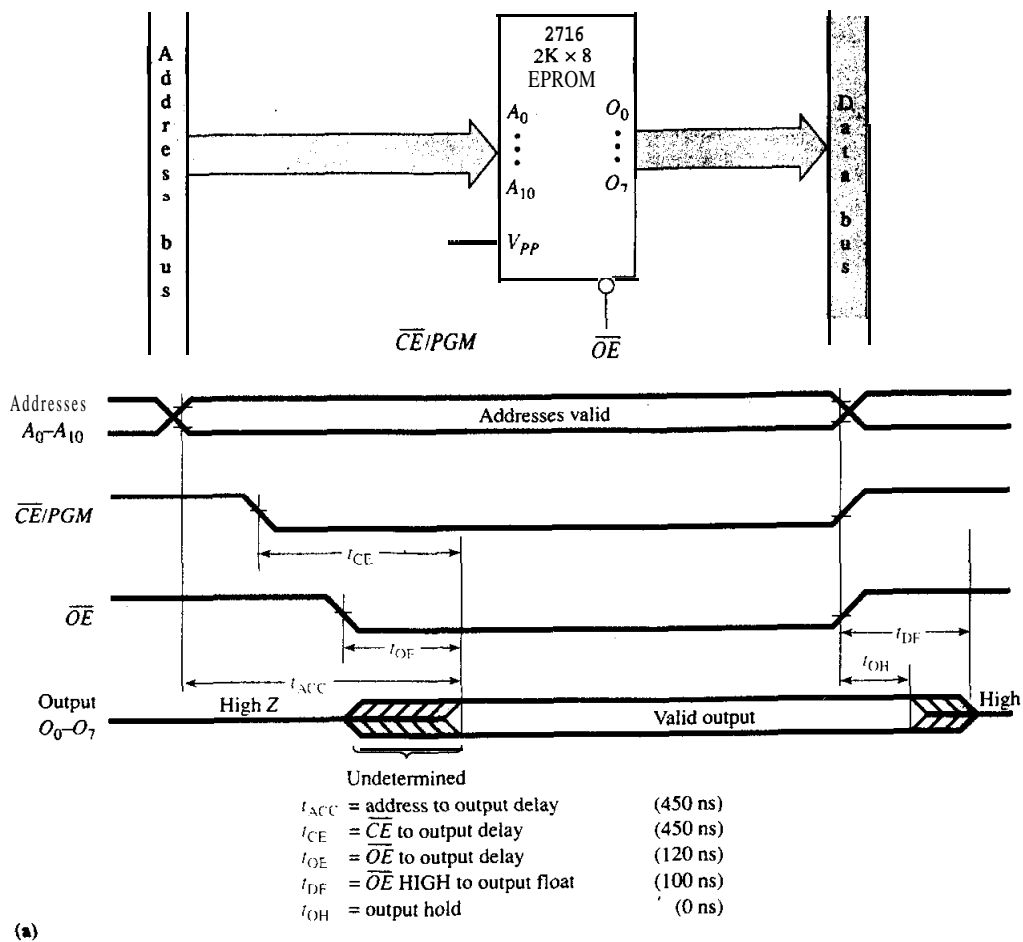
ROM โดยทั่วไปการทำงานจะอ่านอย่างเดียวและไม่สามารถบันทึกข้อมูลลงไปได้อีก แต่มี ROM บางประเภทที่สามารถลบได้เราเรียกว่า EPROM (Erasable Programmable READ ONLY MEMORY)



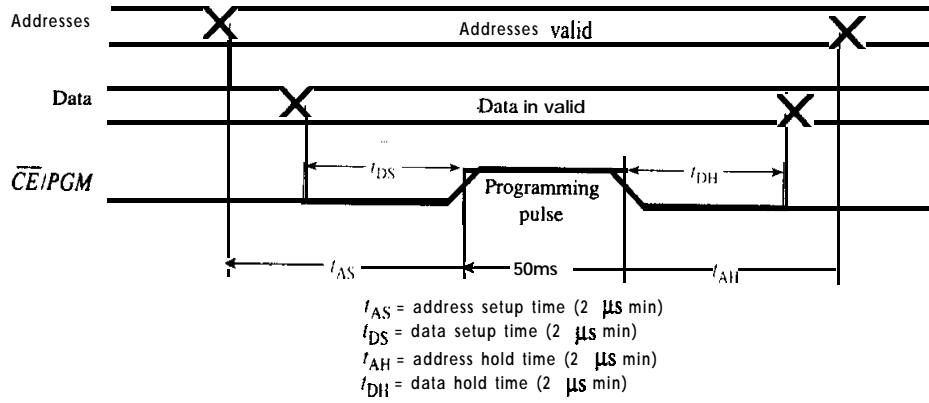
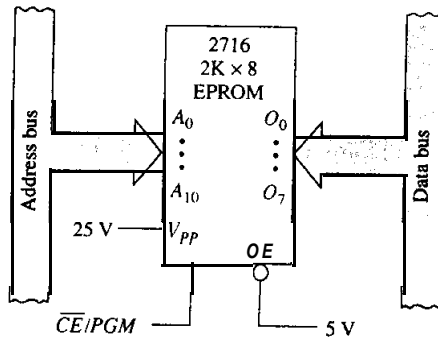
รูปที่ 9.14 2716 EPROM IC

ตาราง 10. EPROM และ EEPROM

| Part No. | Organization | Description                            |
|----------|--------------|--|
| 2716     | 2K x 8       | UV-erasable MOS EPROM                  |
| 2764     | 8K x 8       | UV-erasable MOS EPROM                  |
| 27256    | 32K x 8      | UV-erasable MOS EPROM                  |
| 27512    | 64K x 8      | UV-erasable MOS EPROM                  |
| 271024   | 64Kx 16      | UV-erasable MOS EPROM                  |
| 272048   | 128K x 16    | UV-erasable MOS EPROM                  |
| 2816     | 2K x 8       | Electrically erasable MOS EEPROM       |
| 2864     | 8K x 8       | Electrically erasable MOS EEPROM       |
| 27F64    | 8K x 8       | Flash electrically erasable MOS EEPROM |
| 27F256   | 32K x 8      | Flash electrically erasable MOS EEPROM |



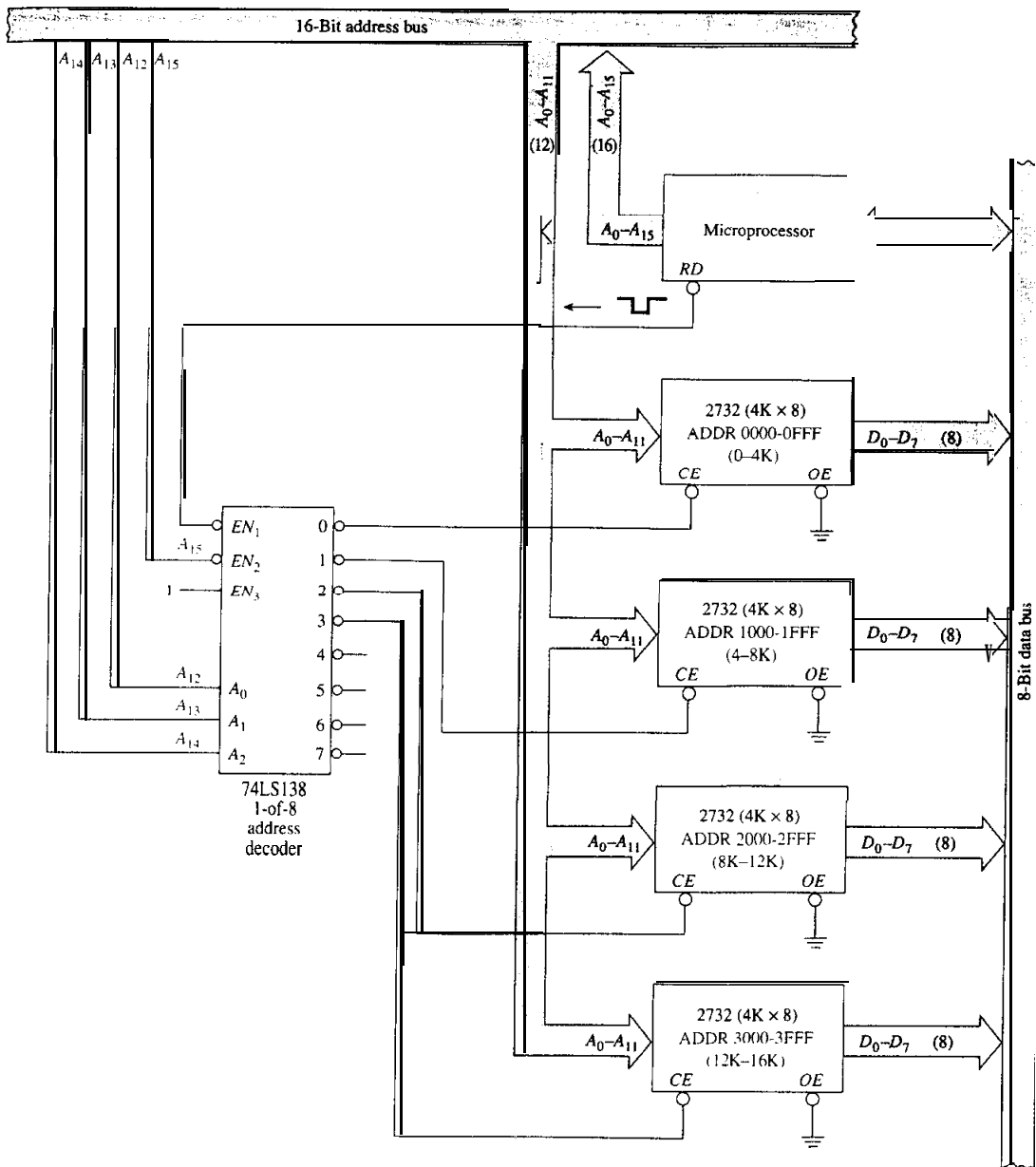
รูปที่ 9.15 2716 EPROM Read Cycle.



b)

รูปที่ 9.15 b) 2716 EPROM Program Cycle

ตัวอย่าง การขยายหน่วยความจำและการถอดรหัสแอดเดรส



|   |          |          |          |  |          |       |       |       |       |       |       |       |       |       |       |
|---|----------|----------|----------|--|----------|-------|-------|-------|-------|-------|-------|-------|-------|-------|-------|
| 0   | $A_2$    | $A_1$    | $A_0$    |  |          |       |       |       |       |       |       |       |       |       |       |
| $A_{15}$  | $A_{14}$ | $A_{13}$ | $A_{12}$ | $A_{11}$   | $A_{10}$ | $A_9$ | $A_8$ | $A_7$ | $A_6$ | $A_5$ | $A_4$ | $A_3$ | $A_2$ | $A_1$ | $A_0$ |
| Address decoder device selection (0000 to 0011) |          |          |          | Used by 2732 EPROMS (0000 0000 0000 to 1111 1111 1111) |          |       |       |       |       |       |       |       |       |       |       |

## แบบฝึกหัด

1. จงอธิบายความแตกต่างระหว่าง Static และ Dynamic RAM และข้อดีข้อเสียของแต่ละชนิด
2. จงหาจำนวนแอดเดรสบิตของการกำหนดตำแหน่งในหน่วยความจำของ RAM ดังต่อไปนี้
  - 2.1 1024 Locations
  - 2.2 8192 Locations
  - 2.3 4096 Locations
3. จงจำนวนบิตที่จัดเก็บไว้ในหน่วยความจำตามโครงสร้างของ RAM ต่อไปนี้
  - 3.1 1K x 8
  - 3.2 8K x 8
  - 3.3 16 K x 1
4. จงเขียนไดอะแกรมเวลาของหน่วยความจำชนิด DYNAMIC RAM ของการอ่านและการเขียนข้อมูล